

广东省“十四五”职业教育规划教材

广东省教育厅推荐教材
高职招生考试指定用书
中等职业学校教学用书

电子技术基础

(项目式教学)

下册

总主编 伍湘彬
副总主编 聂辉海

本册主编 陈永鸿
编写人员 陈永鸿 刘一流
刘建波

 广东高等教育出版社
Guangdong Higher Education Press

·广州·

电子技术基础

项目式教学（下册）

电子专业系列教材

总主编 伍湘彬

副总主编 聂辉海

本书

主编 陈永鸿

编写人员 刘一流 刘建波

陈永鸿

广东高等教育出版社

·广州·

内容简介

《电子技术基础（项目式教学）（下册）》是《电子技术基础（项目式教学）》的数字电路部分，其内容主要有：绪论、制作4位简易密码锁（认识门电路）、制作三人表决电路（认识组合逻辑电路）、制作四人抢答器（认识触发器）、制作两位十进制计数器（认识时序逻辑电路）、制作秒计数器（认识脉冲产生与变换电路）、制作数/模和模/数转换器（认识数/模与模/数转换电路），共六个项目。每个项目配有项目实训，最后还有一个综合实训项目——数字显示时钟电路的装配与调试，可作为数字电路部分学习的实习项目。

本书浅显易懂，按照理实一体模式进行编写，以动手实验、实践为导入，以项目制作为载体，以相关知识链接为知识引申和拓展，循序渐进，由浅入深，深入浅出，将枯燥的理论与有趣的实验、实践和项目制作紧密地结合起来，打破以往的理论知识体系结构，让知识能用起来、“动（手）”起来。尤其符合初学者和中职学生的认知规律，适合作为中等职业学校电类专业与技能培训课程的通用教材，同时也适合作为电子技术从业人员的岗前培训和自学用书。

图书在版编目（CIP）数据

电子技术基础：项目式教学·下册/陈永鸿主编. —广州：广东高等教育出版社，2015.12 (2022.7重印)

ISBN 978 - 7 - 5361 - 5338 - 7

I. ①电… II. ①陈… III. ①电子技术－中等专业学校－教材 IV. ①TN

中国版本图书馆 CIP 数据核字（2015）第 105280 号

出版发行	广东高等教育出版社 地址：广州市天河区林和西横路 邮政编码：510500 电话：(020) 85250745 http://www.gdgjs.com.cn
印 刷	广东海沣印刷有限公司
开 本	787 毫米×1092 毫米 1/16
印 张	15
字 数	350 千
版 次	2015 年 12 月第 1 版
印 次	2022 年 7 月第 9 次印刷
定 价	32.00 元

编者说明

根据教育部最新颁布的《中等职业学校电子技术基础与技能教学大纲》，以及中等职业技术学校电子专业系列教材编写委员会确定的教学计划和教学大纲的要求，结合当前职业教育教学改革的形势，采用项目驱动模式对电子专业系列教材之一——《电子技术基础（项目式教学）（下册）》进行编写。

本套《电子技术基础（项目式教学）（下册）》教材具有以下特点：

1. 以项目为载体，将电子技术基础（数字电路部分，下册）的知识内容进行重构。以动手实验、实践作引导，将抽象的概念“具象化”，降低了理解的难度。
2. 针对中等职业技术学校学生文化基础薄弱的特点，将与项目相关的内容以“相关知识链接”进行呈现，并删减了原书中部分繁琐的理论分析方面的内容和部分章节；对内容的阐述力求做到由浅入深，由简到繁，循序渐进。
3. 从中等职业技术学校的实际出发，增加了项目实训部分，力求通过动手实践加深学生对所学知识的理解和掌握，以提高他们的动手和解决实际问题的能力。
4. 教材内容力求思路清晰，避免过多的理论推导。为了便于自学和复习，各项目均配置了适当的“思考与练习”的题目，题型力求多样化，并在每个项目后附有“项目小结”，帮助学生复习，建立知识结构。
5. 本书中打“*”号的为选学内容，可根据不同专业的`要求选用。
6. 为配合学生学习、复习、练习及考试需要，将加编《电子技术基础练习册》与本教材配套使用。

教学建议：有条件的学校或读者可以按照教材编排的顺序进行教与学。先动手实验，引发思考，再进行“相关知识链接”（理论与分析部分）的学习。也就是采用“做中学，学中做”的“理实一体”教学模式。如果受实

验、实践场地和实验设备与元器件不足限制，也可以采用传统的教学模式，也就是“先理（理论学习）后实（实验、实训）”教学模式。先进行“相关知识链接”的学习，再进行引入部分的相关实验，最后完成相应项目实训（制作）内容。

本专业系列教材由伍湘彬任总主编，聂辉海任副总主编。本书由陈永鸿任主编和统稿。其中项目六、七、八和附录由陈永鸿编写，项目九、十由陈永鸿、刘建波编写，项目十一由刘一流编写。

由于编者水平有限，书中难免存在错漏和缺点，请读者不吝赐教。

编写组

2015年8月

目 录

绪 论	1
项目六 制作4位简易密码锁——认识门电路	4
*任务1 组装数字电路供电+5V稳压电源及逻辑电平产生和显示电路	5
一、数字电路+5V稳压电源电路	6
二、逻辑电平产生和显示电路	8
任务2 认识数字集成电路	11
一、TTL集成逻辑门电路	13
二、CMOS集成逻辑门电路	14
三、常用数字集成电路芯片介绍	14
任务3 认识基本逻辑关系与基本逻辑门	16
一、与逻辑关系和与门(AND gate)	20
二、或逻辑关系和或门(OR gate)	22
三、非逻辑关系和非门(Inverter, NOT gate)	25
任务4 认识常用复合逻辑门电路	26
一、与非门(NAND gate)	30
二、或非门(NOR gate)	32
三、与或非门(AND-OR-NOT gate)	32
四、异或门(XOR gate)	33
项目实训 制作4位简易密码锁	35
项目小结	42
思考与练习	43
项目七 制作三人表决电路——认识组合逻辑电路	47
任务1 认识数制及编码	48
一、数制	50
二、数制间转换	52
三、BCD码	53
任务2 学会逻辑函数的化简方法	54
一、逻辑代数中的基本运算法则	55

二、逻辑代数的基本定律	56
三、逻辑函数的化简	57
任务3 学会简单组合逻辑电路的分析及设计方法	60
一、组合逻辑电路的特点	61
二、组合逻辑电路的分析方法	61
三、组合逻辑电路的设计步骤	62
任务4 认识集成组合逻辑器件	64
一、编码器	68
二、译码器	70
三、译码显示电路	71
四、加法器	73
项目实训 制作三人表决电路	76
项目小结	80
思考与练习	81
项目八 制作四人抢答器——认识触发器	85
任务1 认识RS触发器	85
一、基本RS触发器	87
二、同步RS触发器	90
任务2 认识JK触发器	92
一、电路结构	95
二、逻辑功能	95
任务3 认识D触发器	97
一、电路结构	99
二、逻辑功能	99
*任务4 认识集成触发器	101
一、集成JK触发器芯片介绍及功能测试	102
二、集成D触发器芯片介绍及功能测试	105
项目实训 制作四人抢答器	108
项目小结	114
思考与练习	116
项目九 制作两位十进制计数器——认识时序逻辑电路	119
任务1 认识寄存器	119
一、数码寄存器	121

二、移位寄存器	122
任务 2 认识计数器.....	125
一、4 位异步二进制加法计数器	127
二、异步十进制加法计数器	130
*三、同步计数器	132
* 任务 3 认识常用的集成时序逻辑器件.....	134
一、集成数码寄存器芯片介绍及功能测试	135
二、集成移位寄存器芯片介绍及功能测试	138
三、集成计数器芯片介绍及功能测试	141
项目实训 制作两位十进制计数器	147
项目小结	152
思考与练习	152
* 项目十 制作秒计数器——认识脉冲产生与变换电路	157
任务 1 认识 RC 波形变换电路.....	157
一、RC 电路的充放电特点	160
二、RC 微分电路	161
三、RC 积分电路	162
任务 2 了解脉冲产生与变换电路.....	163
一、石英晶体振荡电路及其构成时基信号发生器	165
二、施密特触发器	165
三、单稳态触发器	168
四、集成定时器	169
项目实训 组装秒计数器	171
项目小结	177
思考与练习	177
* 项目十一 制作数/模和模/数转换器——认识数/模与模/数转换电路	179
任务 1 认识数/模转换器 (DAC)	179
一、数/模转换器 (DAC) 基本原理	181
二、权电阻 D/A 转换器 (DAC)	183
三、集成 D/A 转换器	186
任务 2 认识模/数转换器 (ADC)	187
一、模/数转换器 (ADC) 基本原理	188
二、并行比较型 A/D 转换器 (ADC)	191

三、集成 A/D 转换器	193
项目实训 1 制作 D/A 转换信号发生器	195
项目实训 2 制作 A/D 转换数字电压表	199
项目小结	203
思考与练习	204
* 综合实训项目 数字显示时钟电路的装配与调试	206
一、所需元器件	209
二、电路结构及原理	210
三、装配及测试步骤	211
附录	
1. 常用门电路新国标符号、旧符号与国际通用符号对照表	219
2. 新国标图形符号说明	221
3. 常用数字集成门电路图形符号	226
4. 快速查询集成电路资料相关网站的途径及方法	230

绪 论

科技高速发展的今天，电子技术的应用无处不在，尤其是数字电子技术。通常，电子电路分为两大类：一类是模拟电子电路（下简称“模拟电路”），另一类是数字电子电路（下简称“数字电路”）。在本书上册，我们学习的是模拟电路，其处理的是模拟信号，如图 6-0-1 所示。而下册我们要学习的是数字电路，其处理的是数字信号，数字信号是一种具有突变特点的脉冲信号，如图 6-0-2 所示。所谓脉冲是指在极短的时间内出现的电压和电流的变化。图 6-0-3 是常见的几种脉冲波形，它们都具有间断性和突变性的特点。通常，数字信号所指的是矩形波脉冲。



图 6-0-1 模拟信号示例



图 6-0-2 数字信号示例

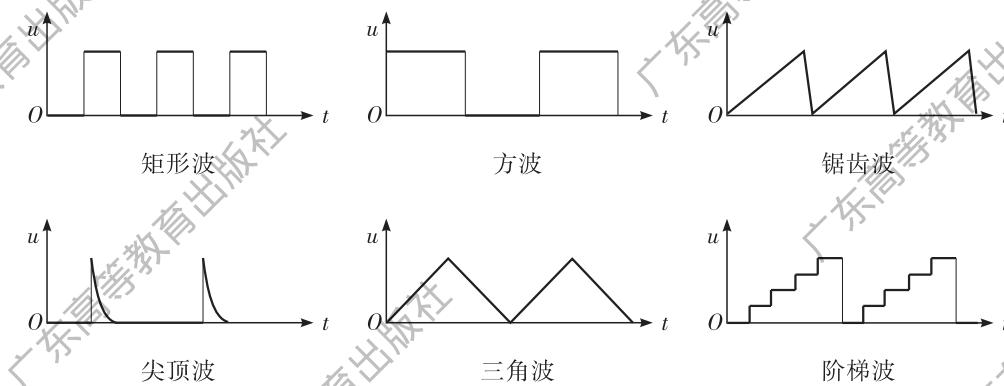


图 6-0-3 常见的脉冲波形

图 6-0-4 (a) 所示是理想的周期性矩形脉冲波, 可以用脉冲幅度 U_m 、脉冲宽度 T_w 和脉冲周期 T 三个参数表示。而实际运用中的矩形脉冲是非理想脉冲信号, 如图 6-0-4 (b) 所示, 仅用 U_m 、 T_w 和 T 来描述是远远不够的。下面是几个针对实际矩形波的相关参数:

1. 脉冲幅度 U_m : 表示脉冲电压(或电流)变化的最大值, 是脉冲底部到顶部数值之差。
2. 脉冲前沿时间 t_r : 表示脉冲幅度从 10% ($0.1U_m$) 上升到 90% ($0.9U_m$) 所经历的时间, 也叫上升时间。
3. 脉冲后沿时间 t_f : 表示脉冲幅度从 90% ($0.9U_m$) 下降到 10% ($0.1U_m$) 所经历的时间, 又叫下降时间。
4. 脉冲宽度 T_w : 表示脉冲从前沿的 50% ($0.5U_m$) 到后沿的 50% ($0.5U_m$) 所需要的时间, 又叫脉冲持续时间。
5. 脉冲周期 T : 表示周期性脉冲信号中任意两个相邻脉冲之间的时间。其倒数为脉冲的重复频率 f , 即

$$f = \frac{1}{T} \quad (6-0-1)$$

周期的单位是秒(s), 常用的单位还有毫秒(ms) ($1\text{ ms} = 10^{-3}\text{ s}$)、微秒(μs) ($1\text{ }\mu\text{s} = 10^{-6}\text{ s}$)、纳秒(ns) ($1\text{ ns} = 10^{-9}\text{ s}$); 频率的单位为赫兹(Hz), 常用的还有千赫兹(kHz) ($1\text{ kHz} = 10^3\text{ Hz}$)、兆赫兹(MHz) ($1\text{ MHz} = 10^6\text{ Hz}$)、千兆赫兹(吉赫兹, GHz) ($1\text{ GHz} = 10^9\text{ Hz}$)、太赫兹(THz) ($1\text{ THz} = 10^{12}\text{ Hz}$) 等。

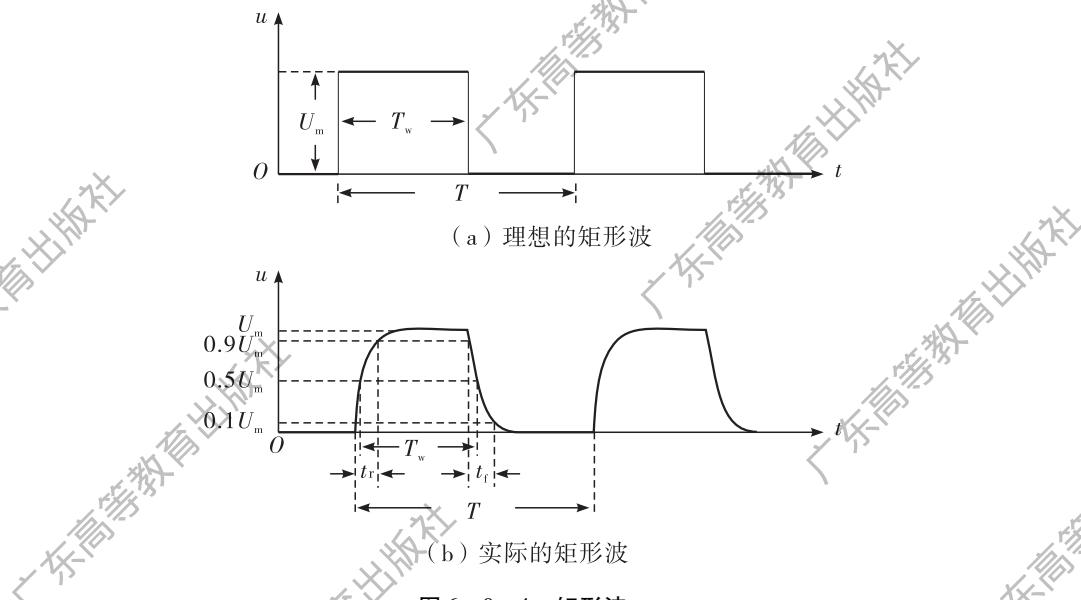
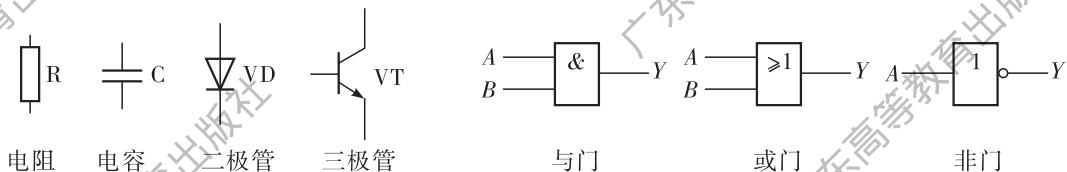


图 6-0-4 矩形波

在上册我们介绍的模拟电路中, 大多数是由分立元件构成, 某些复杂的模拟电路

也用集成电路构成。电路或集成电路内电路中每一个元件都有一个符号表示，如图 6-0-5 (a) 所示，以便我们对电路进行阅图和分析。同样，数字电路也是由基本的“部件”构成，这些基本“部件”也有符号图表示，如图 6-0-5 (b) 所示。



(a) 模拟电路元件符号图

(b) 数字电路“部件”符号图

图 6-0-5 模拟电路元件与数字电路“部件”符号图

数字电路具有以下两个主要的特点：

第一，数字电路的工作信号是不连续的数字信号（见图 6-0-2），它在电路中只表现为信号的有、无或电平的高、低，通常用 1 和 0 来代表，1 表示高电平，0 表示低电平；或 1 表示有脉冲，0 表示无脉冲。当然，也可以用 1 表示低电平或无脉冲，0 表示高电平或有脉冲。前一种表示方法称为正逻辑，后一种表示方法称为负逻辑。本书除特别声明外，一般采用正逻辑。由于数字电路工作时只要求能可靠地判别信号的有、无或电平的高、低两种状态，使得电路对精度的要求不高，适于集成化。

第二，数字电路研究的对象是电路的输出与输入之间的因果关系，这种关系称为逻辑关系。分析数字电路的方法是逻辑代数，而不能采用模拟电路的分析方法，这将在后面的项目里介绍。

项目六 制作4位简易密码锁 ——认识门电路

项目目标

- 掌握基本逻辑关系的特点及基本逻辑门的功能、逻辑表达式和波形图分析方法。
- 掌握常用复合逻辑关系的特点及复合逻辑门的功能、逻辑表达式和波形图分析方法。
- 了解集成门电路的特点、种类及使用注意事项。
- 学会用数字电路实验箱或焊接测试电路进行门电路功能的测试。
- *学会制作+5V数字电路供电电源及逻辑电平产生和显示电路。
- 学会制作4位简易密码锁。

项目描述

数字电路由门电路构成，所以我们首先要熟悉基本门电路和常用的复合门电路的功能，并通过实际应用逐步理解掌握。电子密码锁的电路构成有很多种方式，本项目采用最简单的方式实现4位密码锁功能。通过实际焊接、组装、测试，理解密码锁电路的构成、原理和测试方法，掌握基本门电路和常用门电路功能的测试方法，为后续学习和制作打下基础。本项目或后面所涉及的数字电路都需要供电电源，一般采用+5V稳压电源供电，所以，任务1要求学会组装一个+5V稳压电源，并学会组装数字电路功能检测用的逻辑电平产生和显示电路。如果项目（任务）实验、实训直接在配备有+5V稳压电源、逻辑电平开关及逻辑电平显示LED电路的数字电路实验箱上做，则任务1可以跳过，直接进入任务2的学习。

*任务 1 组装数字电路供电 +5 V 稳压电源及逻辑电平产生和显示电路

任务目标

1. 学会组装一个数字电路供电 +5 V 稳压电源。
2. 理解逻辑电平产生及显示电路的结构、原理，并学会组装。
3. 学会电路的检查与测试方法。
4. 学会正确评价自己和他人的项目制作。

任务描述

要进行数字电路实验、实践，构建一个实用的数字电路，必须要有供电的电源部分。尝试动手安装一个数字电路 +5 V 供电的稳压电源，以便后面项目（或任务）制作所需。此外，测试数字电路工作是否正常，一般需要输入逻辑信号（电平），电路中各门电路输出状态也需要通过逻辑信号（电平）显示电路进行检测获知。本任务就是要完成这几项需求。

任务实施

上册我们学习过三端集成稳压器和由其构成的集成稳压电路。由于它具有体积小、成本低、性能好、使用简捷方便等特点，三端集成稳压器成为目前稳压电源中应用最为广泛的一种单片式集成稳压器件。本任务将通过一块固定式三端稳压集成 LM7805 和整流滤波电路組裝成一个 +5 V 稳压电源，来介绍逻辑电平产生及显示电路的结构、原理。

 相关知识链接

一、数字电路 +5 V 稳压电源电路

(一) 电路图

图 6-1-1 为数字电路 +5 V 稳压电源电路原理图。

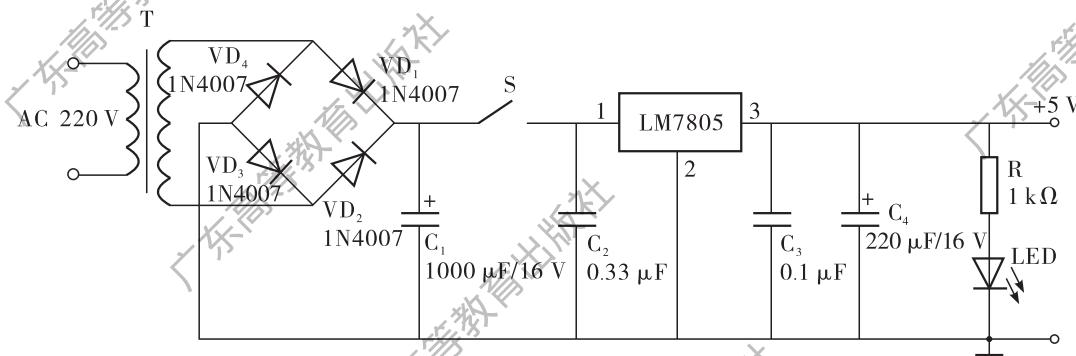


图 6-1-1 +5 V 稳压电源电路

(二) 电路原理

220 V 交流电通过电源变压器变换为交流低压(9 V)，再经过由 $VD_1 \sim VD_4$ 组成的桥式整流和由电解电容器 C_1 组成的电容滤波电路，将交流电转换为较平滑的直流电。再通过固定式三端稳压器 LM7805 的稳压作用，使稳压电源的输出端得到精度高、稳定性好的直流输出电压。电路中加入 C_2 、 C_3 的目的是防止自激振荡， C_4 为进一步滤波的电容器。

(三) 所需器材

本制作所需工具与材料：万用表、焊接工具；元器件见表 6-1-1。

表 6-1-1 组装数字电路 +5 V 稳压电源电路所需的元器件表

序号	标称	名称	型号及规格	数量
1	C_1	电解电容器	1000 μ F/16 V	1 只
2	C_4	电解电容器	220 μ F/16 V	1 只
3	C_2	瓷片电容器	334	1 只
4	C_3	瓷片电容器	104	1 只
5	J	插线连接座		1 个
6	LED	发光二极管	ϕ 3 mm	1 只

(续上表)

序号	标称	名称	型号及规格	数量
7	LM7805	固定式三端稳压器集成	LM7805	1 块
8	R	电阻器	1 kΩ	1 只
9	S	开关	小型拨动式或按动式开关	1 只
10	T	变压器	AC 220 V→9 V	1 只
11	VD ₁ ~VD ₄	二极管	1N4007	4 只
12		电源插头引线	0.5 m	1 条
13		热缩管	φ 5 mm	2 小段 (4 cm×2)
14		万能实验板	90 mm×150 mm	1 块
15		连接导线 (光身线)	0.5 mm	约 30 cm

(四) 装配与检测

1. 通过器件手册或互联网查阅 LM7805 引脚排列及各脚功能, 按图 6-1-1 所示原理图, 在万能板 (或 PCB 板) 上设计电路装配图, 与项目实训结合做 (请参考本项实训部分)。图 6-1-2 为参考装配图。

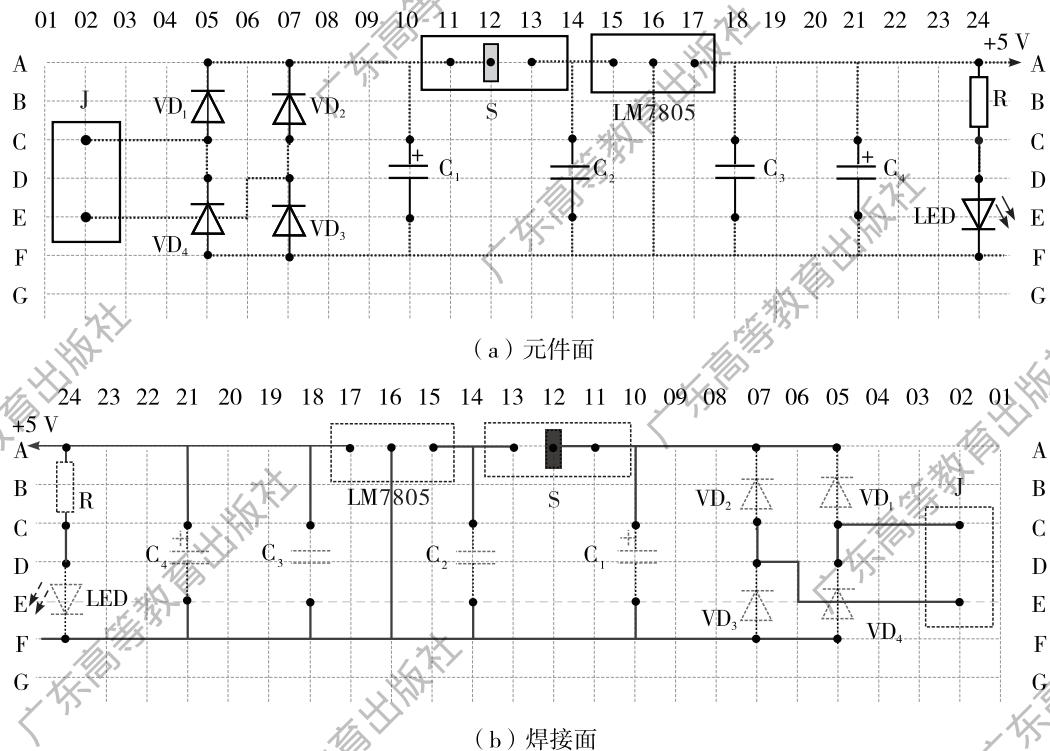


图 6-1-2 +5 V 稳压电源电路万能板参考装配图

2. 调试与检测电路:

- (1) 电路安装完毕后,对照电路原理图和装配图,仔细检查电路是否安装正确,导线、焊点是否符合要求,三端稳压器、二极管和发光二极管引脚与极性是否正确连接。
- (2) 用万用表检测变压器次级线圈(9 V)输入端子J和稳压输出端子有否短路现象。
- (3) 检查无误后,接上变压器次级线圈引线到整流滤波输入端子J,用万用表测试变压器次级线圈输出的交流电压和整流滤波后(C_1 两端)的直流输出电压的大小,记录在表 6-1-2 中。

表 6-1-2 +5 V 稳压电源电路测试数据记录表

变压器 次级线圈电压	整流滤波输出电压 (C_1 两端电压)	整流滤波输出电压 是否正常	稳压输出电压 (LM7805 输出端)	稳压输出电压 是否正常

(4) 如果整流滤波输出电压正常,接通稳压电路连通开关S,测量稳压输出电压的大小,记录在上表 6-1-2 中。正常情况下,LM7805 稳压输出应为+5 V 电压,发光二极管 LED 会点亮。

(5) 如果前面的测试有不正常现象,要立即切断电源检查,逐级(交流输入、整流滤波输出、稳压输出、发光二极管)检查,发现问题所在并排除之。

二、逻辑电平产生和显示电路

(一) 电路图

图 6-1-3 为 4 路逻辑电平产生和 4 路逻辑电平显示电路原理图。

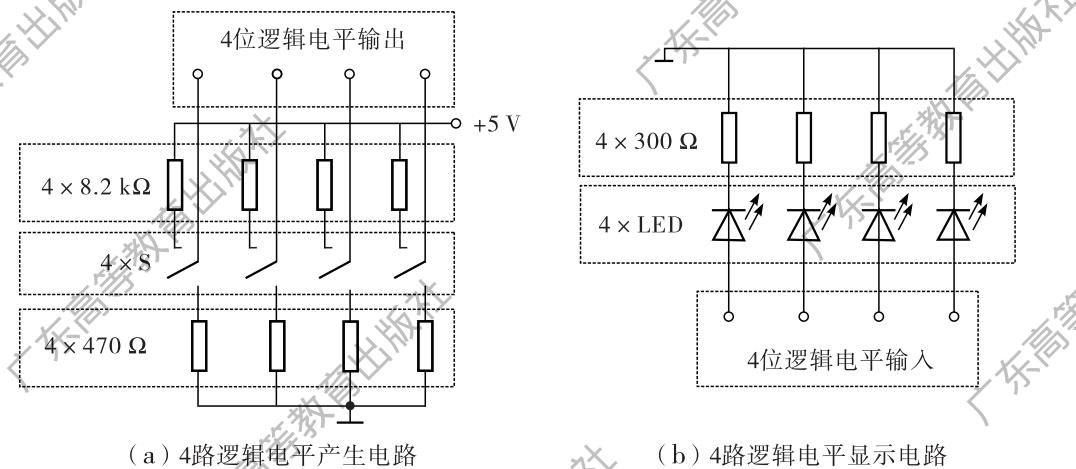


图 6-1-3 4 路逻辑电平产生和显示电路原理图

(二) 电路原理

如图 6-1-3 (a), 当 4 个开关 S 拨到上端时, 通过电阻器连到 +5 V 电源端, 从而输出为高电平; 同理, 开关拨到下端时, 通过电阻器接地 (GND), 此时输出为低电平。串接保护电阻器的目的是使接口电路不直接与 +5 V 和 GND 相连, 可有效防止因误操作而损坏集成电路。对于图 6-1-3 (b), 当输入为高电平时, LED 正向导通, 灯亮, 当输入为低电平时, LED 反向截止, 灯灭。

(三) 所需器材

本制作所需工具与材料: 万用表、焊接工具、元器件等, 见表 6-1-3。

表 6-1-3 4 路逻辑电平产生和显示电路所需元器件表

序号	标称	名称	型号及规格	数量
1	LED	发光二极管	Φ 3 mm	4 只
2	R	电阻器	8.2 kΩ	4 只
3	R	电阻器	470 Ω	4 只
4	R	电阻器	300 Ω	4 只
5	S	开关	小型拨动式或按动式开关	4 只
6		万能实验板	90 mm × 150 mm	上一制作万能板
7		连接导线 (光身线)	0.5 mm	约 30 cm

(四) 装配与检测

图 6-1-4 为参考装配图。

- 用万用表检测元器件质量好坏, 并进行整形和搪锡处理。
- 参照图 6-1-4 参考装配图, 在万能板 (或 PCB 板, 与项目实训结合做。请参考本项目实训部分) 上正确连接电路。
- 调试与检测电路:
 - 电路安装完毕后, 对照电路原理图和装配图, 仔细检查电路是否安装正确, 导线、焊点是否符合要求, 发光二极管引脚与极性是否正确连接。图中粗虚线为万能板焊接面连线, 可用光身线或胶皮线连接; 元件面跳线 (图中黑实线) 要用胶皮线, 否则易造成上下导通短路。
 - 用万用表检测电路的连接状况, 排除可能的短路现象。
 - 检查无误后, 接通电源开关, 正常情况下 +5 V 输出电源指示灯亮。然后将 4 个逻辑电平开关逐一进行测试, 看看开关打到上端 (高电平输出) 和打到下端 (低电平输出) 时, 相应的逻辑电平指示灯是否正确指示逻辑状态。并测试相应的逻辑电平电压, 把逻辑电平的高低和 LED 的亮暗情况记录在表 6-1-4 中。

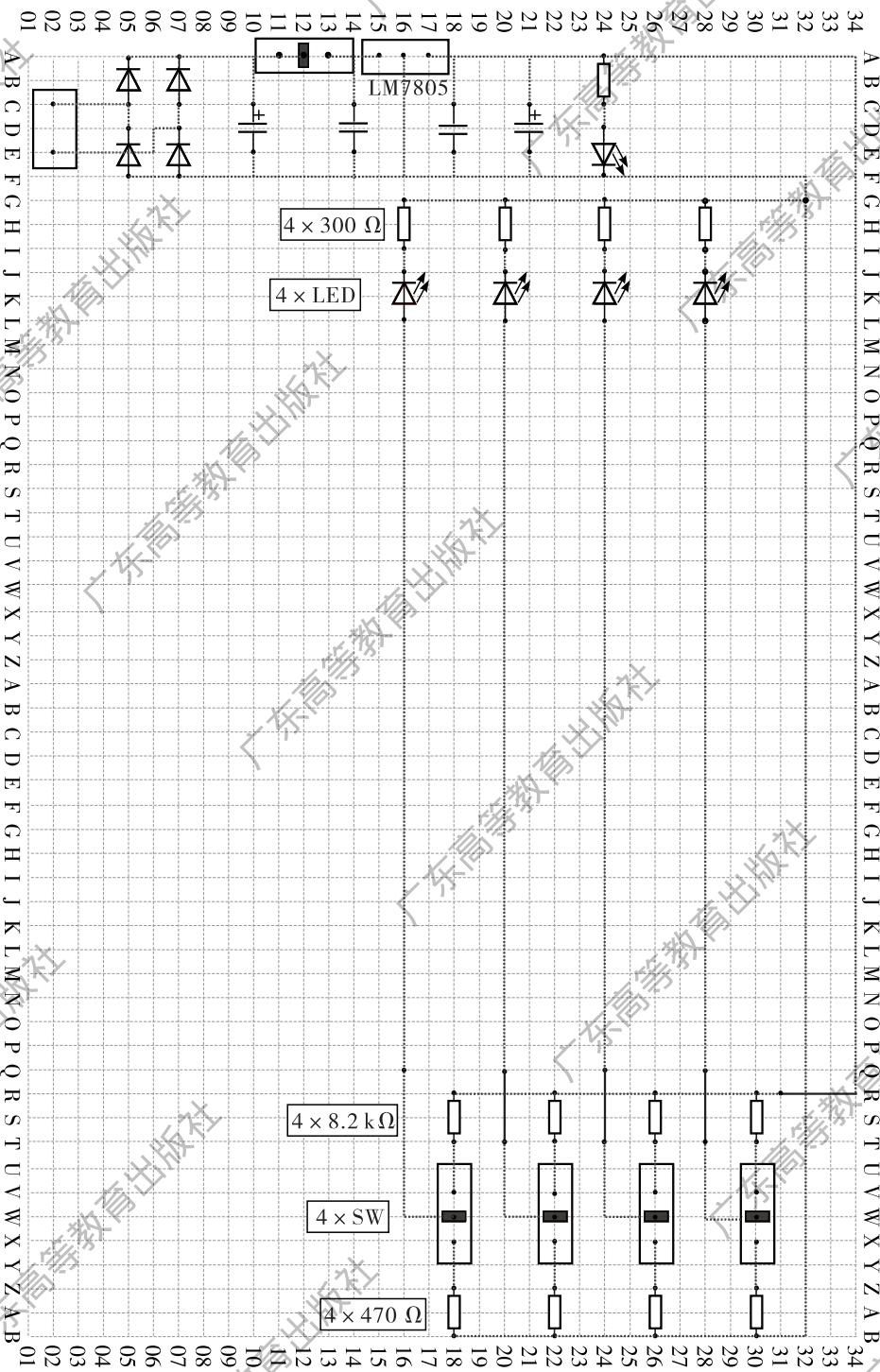


图 6-1-4 4 路逻辑电平产生和显示电路参考装配图

表 6-1-4 4 路逻辑电平产生和显示电路测试数据记录表

		开关位置	输出电压 (V)	逻辑电平高低	LED 亮暗			
逻辑电平开关	1	上端				1	逻辑电平指示灯 ——认识门电路	
		下端						
	2	上端				2		
		下端						
	3	上端				3		
		下端						
	4	上端				4		
		下端						

4. 结论：从电路测试的情况看，4 路逻辑电平产生和显示电路工作_____（正常、不正常）。不正常时请检查电路连接和焊接等情况是否出现问题，发现电路存在问题时_____（如果电路正常不需要填写）。排除后重新进行电路的测试，直到正常为止。

本任务在万能电路板组装的两部分电路见图 6-1-4。完成的电路板可供本项目实训使用。

任务 2 认识数字集成电路

任务目标

- 了解数字集成电路的外形及引脚排列。
- 了解 TTL 集成电路的特点及使用注意事项。
- 了解 CMOS 集成电路的特点及使用注意事项。
- 了解数字集成电路的技术参数获取的方法途径。



任务描述

数字电路由门电路构成，而门电路通常都是数字集成电路中的基本单元电路。了解数字集成电路（集成门电路）的特点和使用方法才能正确地构建一个数字电路。本任务要了解两类数字集成电路：TTL 集成逻辑门电路和 CMOS 集成逻辑门电路。

任务实施

1. 数字集成电路外形

数字电路也叫逻辑电路，它能实现相应的逻辑关系和运算，最基本的逻辑电路有三种：与逻辑电路（简称与门）、或逻辑电路（简称或门）、非逻辑电路（简称非门）。对应这三种逻辑门电路有相应的集成电路 74LS08、74LS32 和 74LS04，如表 6-2-1 所列。请查阅资料（本书附录等），完成表 6-2-1 的内容。

表 6-2-1 数字集成电路外形、内部结构及符号图认识练习表

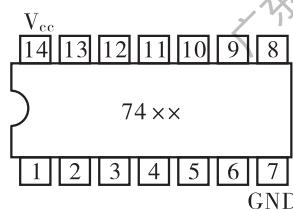
名称规格	外 形	内部结构	国标符号图
2 输入四与门 74LS08			
2 输入四或门 74LS32			
六非门 74LS04			

2. 数字集成电路引脚排列

每一块数字集成电路都有型号，一般印在集成块封装表面。判断引脚顺序时，可让集成电路（集成块）标记缺口朝左，引脚顺序从左下角开始，沿逆时针方向编号，即左下角为引脚 1，左上角为最高编号引脚，如图 6-2-1 所示。其中标记 GND 为接地引脚，V_{cc} 为接电源引脚。



(a) 外形



(b) 引脚排列示意图

图 6-2-1 74 系列集成电路一般外形

问题思考：

1. 假如数字集成电路为 14 引脚集成块，缺口朝左时，右下角为第几引脚？
2. 假如数字集成电路为 16 引脚集成块，缺口朝左时，右上角为第几引脚？



相关知识链接

1958 年美国德州仪器公司发明了集成电路，简称 IC (Integrated Circuit)。随后，硅平面集成技术不断发展，数字集成电路技术也得到了迅猛的发展，集成门电路的数量也成数量级增长。集成门电路按每块基片上集成的门电路个数的多少，可以分为：小规模集成电路，集成十个至几十个门电路；中规模集成电路，集成上百个门电路；大规模集成电路，集成几百至几千个门电路；超大规模集成电路，集成一万个以上的门电路。

一、TTL 集成逻辑门电路

在数字电路中，使用较广泛的是用晶体管作为开关元件的门电路。这种集成门电路的输入端和输出端都采用了晶体三极管的结构形式，所以一般称为晶体管—晶体管逻辑电路 (Transistor – Transistor Logic)，简称 TTL 电路。

(一) 符号说明

TTL 门电路常用的主要系列如表 6-2-2 所示。在 TTL 类型中，CT54/74LS 系列为现代主要应用产品。ALS 系列是 LS 系列的后继产品，它们在速度和功耗等方面有较大改进。一般 74 (前缀) 为民用型号，54 为军用型号。

表 6-2-2 TTL 主要产品系列

系 列	子系列	名 称	国 际 型 号	部 标 型 号
TTL	TTL	基本型中速 TTL	CT54/74	T1000
	HTTL	高速 TTL	CT54/74H	T2000
	STTL	超高速 TTL	CT54/74S	T3000
	LSTTL	低功耗 TTL	CT54/74LS	T4000
	ALSTTE	先进低功耗 TTL	CT54/74ALS	

(二) TTL 集成门电路的特点

1. TTL 集成电路对电源的要求比较高。一般电源电压要控制在 5 V 上下 10% 的范围内，即电压要求为 (5 ± 0.5) V。TTL 集成电路每一单元电路（门电路）多余的输入引脚不做处理（悬空）时，相当于接高电平。
2. 工作速度快（几纳秒），但功耗大（mW 级）。
3. 负载能力（即扇出系数：输出端连接同类门的最多个数）强。

4. 输出高电平大于 2.4 V, 输出低电平小于 0.4 V; 输入高电平不小于 2.0 V, 输入低电平不大于 0.8 V。

二、CMOS 集成逻辑门电路

CMOS 集成电路是互补对称金属—氧化物—半导体 (Complementary Symmetry Metal Oxide Semiconductor) 集成电路的简称, 是与 TTL 集成电路一起构成数字集成电路的两大类型。从型号上看, 74 系列为 TTL 集成电路, 4000 系列、4500 系列和 40000 系列为 CMOS 集成电路。与 TTL 集成电路相比, CMOS 集成电路具有以下优点:

1. 允许的电源电压范围宽 (3~18 V, 甚至更宽), 对电源的稳定度要求不高, 方便电源电路的设计。
2. 电路抗干扰能力强。对比 TTL 集成电路, 逻辑高电平为 3.6~5 V, 逻辑低电平为 0.3 V 以下, 逻辑摆幅小, 抗干扰能力差; 而 CMOS 集成电路的逻辑高电平接近供电电压, 逻辑低电平接近地电位, 逻辑电平摆幅大, 从而抗干扰能力强。
3. 静态功耗低。CMOS 集成电路单门 (每一个门电路) 静态功耗在毫微瓦 (nW) 数量级, 而 TTL 集成电路功耗较大 (1~5 mW/门)。
4. 制作工艺相对简单, 集成度和成品率高。
5. CMOS 器件驱动同类逻辑门的能力比 TTL 系列强得多。

由于 CMOS 集成电路的输入电阻极大, 所以焊接时应采用 20 W 或 25 W 内热式电烙铁, 而且要有良好的接地。也可以利用电烙铁断电后的余热快速焊接, 避免静电和交感击穿器件。不用的输入端 (引脚) 不能悬空, 要做适当处理。悬空时电平不定, 将会破坏逻辑电平, 甚至会因为静电感应击穿器件。

当然, CMOS 集成电路也有它的缺点, 就是传输延时时间较长, 一般为 25~50 ns (TTL 为 5~10 ns), 工作速度较低。但高速 CMOS 集成电路传输速度与 TTL 相当。

三、常用数字集成电路芯片介绍

常用的数字集成电路芯片外形、封装及引脚排列方法如图 6-2-2 所示。由于数字集成电路的种类很多, 性能也各不相同, 下面以 TTL 系列集成与非门 74LS20 和 CMOS 系列 CD4011 为例, 介绍其引脚功能。

74LS20 芯片是 4 输入双与非门集成电路, 可以实现两组 4 输入与非逻辑功能, 实际应用时可以与 7420、CT4020、DG74LS20、SD74LS20 等与非门集成电路直接代换使用。74LS20 外形、引脚排列和符号如图 6-2-3 所示。其中图 6-2-3 (a) 为其外形图, 图 (b) 为其内部结构及引脚排列图, 图 (c) 为其国标符号图。画电路图时通常采用国标符号图绘制, 也有采用国际通用符号绘制。如果想进一步了解新、旧国标符号和国际通用符号, 以及国标符号的阅图说明可参看本书附录 1 和附录 2。

从图 6-2-3 (b)、(c) 可以很容易地看出 74LS20 芯片各引脚的功能, 列举

如下：

1. 引脚1、2、4、5为第一个4输入与非门的四个输入端，引脚6为其输出端；
2. 引脚9、10、12、13为第二个4输入与非门的四个输入端，第8脚为其输出端；
3. 引脚3、11为空脚（NC，No internal Connection，没有内部连接）；
4. 引脚14为V_{cc}电源端；
5. 引脚7为GND接地端。

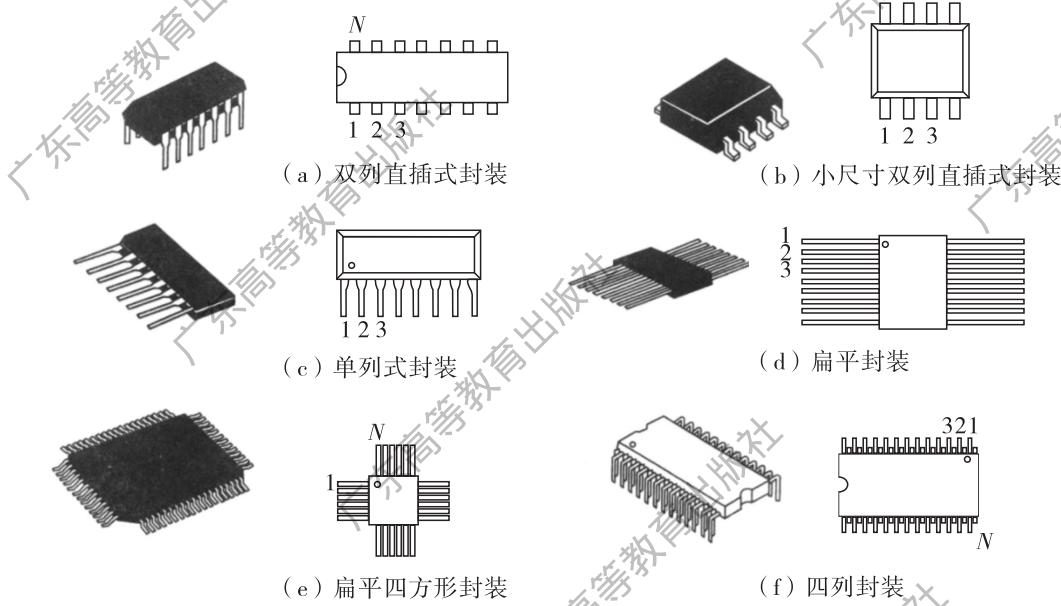


图 6-2-2 常用数字集成电路的封装形式及引脚排列示意图

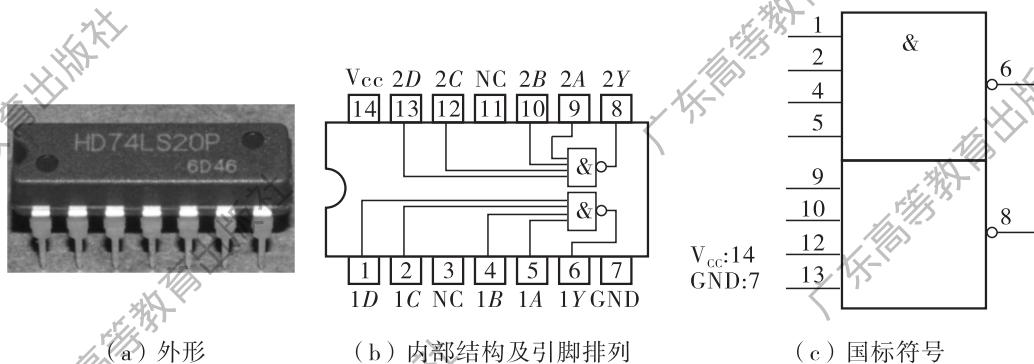


图 6-2-3 74LS20 外形、引脚排列及符号图

CD4011 芯片是2输入四与非门集成电路，可以实现四组2输入与非逻辑功能，实际应用时可以与GD4011等与非门集成电路直接代换使用。CD4011外形、引脚排列和

国标符号如图 6-2-4 所示。

从图 6-2-4 (b)、(c) 可以很容易看出 CD4011 芯片各引脚的功能，列举如下：

1. 引脚 1、2 为第一个 2 输入与非门的两个输入端，引脚 3 为其输出端；
2. 引脚 5、6 为第二个 2 输入与非门的两个输入端，引脚 4 为其输出端；
3. 引脚 8、9 为第三个 2 输入与非门的两个输入端，引脚 10 为其输出端；
4. 引脚 12、13 为第四个 2 输入与非门的两个输入端，引脚 11 为其输出端；
5. 引脚 14 为 V_{cc} 电源端；
6. 引脚 7 为 GND 接地端。

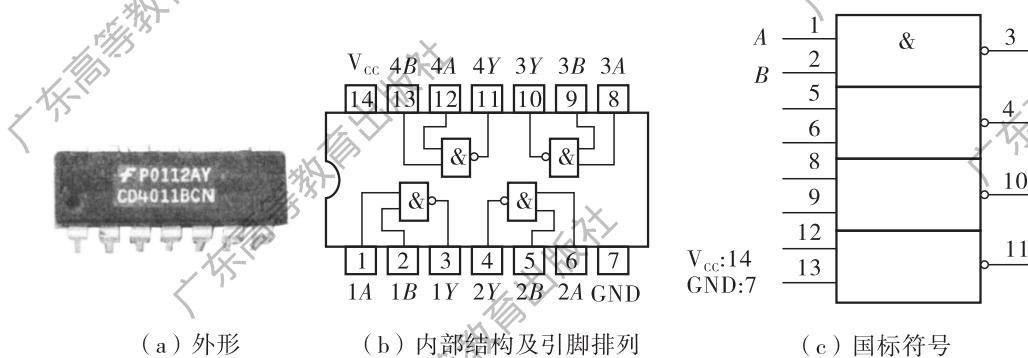


图 6-2-4 CD4011 外形、引脚排列及符号图

在使用某一数字集成电路前除了要对该集成电路很熟悉外，还要仔细阅读技术参数。在信息技术发达的今天，要获得集成电路技术参数的途径很多，可以通过查阅数字集成电路手册，也可以从互联网上获得。数字集成电路数据手册既有综合性的手册，也有厂家提供的产品手册。我们可以从这些手册中获得数字集成电路的性能介绍、内部结构，甚至典型应用、极限参数、封装结构等各方面的信息。而在现今的技术环境下，要获得数字集成电路的技术参数最简单快捷的方法就是从互联网上查阅。

快速查询集成电路资料相关网站的途径及方法请参阅本书附录 4。

任务 3 认识基本逻辑关系与基本逻辑门

任务目标

1. 明确基本逻辑关系及运算。
2. 熟悉基本门电路的逻辑功能及口诀、真值表、逻辑表达式及逻辑符号。



任务描述

数字电路由逻辑门电路构成，逻辑门电路是实现逻辑关系、逻辑运算的电路。由此，我们首先要了解什么是逻辑？基本逻辑关系有哪些？逻辑运算和数的运算又有什么不同？构成数字电路的逻辑门又是一种什么电路？有什么功能？用什么方式描述？所有这些问题都可以在这个任务完成的过程中得到解答。



任务实施

1. 焊接（搭建）测试电路

(1) 电路图。

用万能板（或实验箱），找一块74LS08按原理图6-3-1焊接（或搭建）测试电路。注意：集成块不要直接焊接到线路板上，而是将IC座焊接在线路板上，集成块插在IC座上进行测量实验，这样可以灵活更换不同的数字电路集成进行测量。

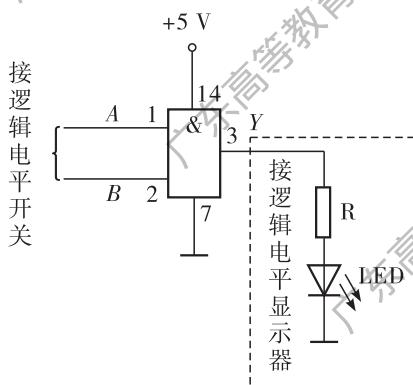


图6-3-1 74LS08与门功能测试电路

(2) 所需器材。

本测试电路所需工具及材料：万用表、焊接工具、元器件等，见表6-3-1。

表 6-3-1 门电路功能测试所需元器件及工具清单

序号	标称	名称	型号及规格	数量
1	IC ₁	2 输入四与门集成	74LS08	1 块
2	IC ₂	2 输入四或门集成	74LS32	1 块
3	IC ₃	六非门集成	74LS04	1 块
4		IC 座	14 引脚	1 个
5		连接导线	细胶皮线	少量
6		万能板	90 mm × 150 mm	上一制作万能板

注：如果用数字电路实验箱搭建电路测量，则第 4、5、6 项不需要，直接在实验箱提供的 IC 座上插上相应的集成电路，连接后测试电路即可。

2. 基本门电路功能测试

(1) 与门功能测试。

按表 6-3-2 进行测试，输入高低电平 (1, 0)，测量与门输出端电压及相应的逻辑状态。

注：A、B 为输入逻辑电平，“0”为低电平，“1”为高电平；U_Y为输出端电压，Y 为输出逻辑（若输出电压 >2.4 V 时，为高电平，用“1”表示；输出电压 <0.8 V 时，为低电平，用“0”表示。下同）。

表 6-3-2 与门测试结果记录表

输入		输出	
A	B	U _Y	Y (逻辑状态)
0	0		
0	1		
1	0		
1	1		

(2) 或门功能测试。

把图 6-3-1 中的 74LS08 与门集成电路换为 74LS32 或门集成电路，插入 IC 座上，如图 6-3-2 所示。按表 6-3-3 进行测试，将测试结果填入表中。

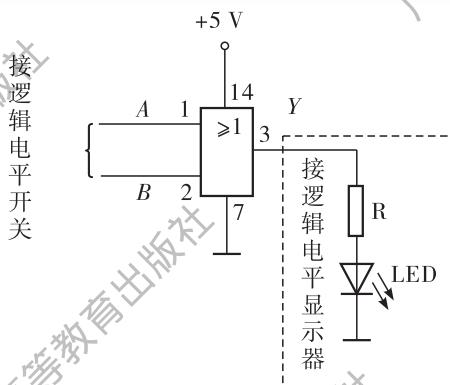


图 6-3-2 74LS32 或门功能测试电路

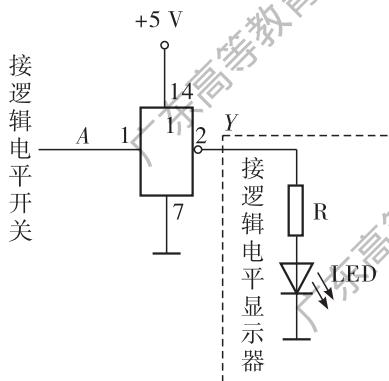


图 6-3-3 74LS04 非门功能测试电路

表 6-3-3 或门测试结果记录表

输入		输出	
A	B	U_Y	Y (逻辑状态)
0	0		
0	1		
1	0		
1	1		

(3) 非门功能测试。

将 74LS04 非门集成电路插入 IC 座上, 如图 6-3-3 所示。按表 6-3-4 进行测试, 将测试结果填入表中。

注意: 74LS04 的引脚 1 为输入引脚, 引脚 2 为非门输出引脚。

表 6-3-4 非门测试结果记录表

输入		输出	
A	U_Y	Y	
0			
1			

问题思考:

- 从测试结果看, 与门、或门和非门各有什么功能? 有什么规律性?
- 图 6-3-1 所示测试电路测量的是 2 输入时的与门功能, 如果需要完成 3 输入的与门功能, 如何用现有的 74LS08 完成?



相关知识链接

数字电路又叫逻辑电路, 因为数字电路的运作是以逻辑关系的运算进行的。逻辑 (Logic) 是指一定的规律性、一定的因果关系。也就是说: 有什么样的原因 (条件) 就有什么样的结果, 是“条件和结果的关系”。这样的条件与结果的关系 (逻辑关系) 有很多种, 而基本的逻辑关系有三种: 与逻辑关系、或逻辑关系和非逻辑关系。而能够实现逻辑关系运算的电路叫逻辑门电路, 简称门电路。

与逻辑关系和与门 (AND gate)

对于图 6-3-4 (a) 所示的开关控制电路, 只有当开关 S_1 与开关 S_2 都闭合时, 电灯 L 才能点亮; 无论哪个开关断开, 电灯都熄灭。这种因果关系就是一种“与”逻辑关系。“与”逻辑关系可以概括为: 一件事情的发生或实现有多个条件, 只有当所有条件都具备(满足)时, 这件事情才能发生或实现(如电灯点亮); 只要条件中的任何一个不满足, 这件事情就不能发生或实现(如灯不亮)。对比前面进行的与门功能测试(74LS08), 可以发现与门也是能实现与逻辑关系的, 其功能可以用表 6-3-5 表示, 我们称为真值表。

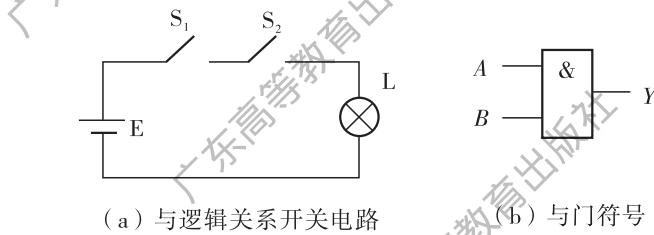


图 6-3-4 与逻辑关系和与门

表 6-3-5 与门真值表

输入		输出
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

其中, 0 表示低电平(或灯不亮), 1 表示高电平(或灯点亮)。很明显, 只有当输入全为高电平时, 输出才为高电平(灯点亮), 只要有一个输入为低电平时, 输出就为低电平。因此, 可以表述为(口诀): 全高出高, 见低出低(或: 全 1 出 1, 见 0 出 0)。

如果用数学术语表示, 与门能实现的功能就是一种“乘法”运算, 我们称之为“与”运算。即:

$$Y = A \cdot B \quad (6-3-1)$$

这是一种逻辑上的乘法运算, 称为“逻辑乘运算”, 或叫作“逻辑与运算”, 这跟数学上的数值运算意义是不同的, 它没有大小的关系。

如果输入端不止两个, 多个输入端的与运算可以表达为:

$$Y = A \cdot B \cdot C \cdot \dots \quad (6-3-2)$$

只有当所有输入端 A 、 B 、 C … 都为高电平时, 输出端 Y 才为高电平; 只要有一个输入端为低电平时, Y 就为低电平。

分析与门工作过程时, 一般采用波形图(时序图)进行分析, 因为数字信号(逻辑高、低电平)会随时间变化, 而且变化的频率往往都很高, 达到千赫兹(kHz)和兆赫兹(MHz), 甚至更高。所以, 我们不能“静态”地分析数字信号“流进”门电路后, 一片刻一片刻地进行分析, 只能以时序(时间序列)图来分析整个“变化”的过程。下面以一个例子进行说明和示范:

例 6-3-1 有一个 2 输入与门（如图 6-3-4（b）），已知两输入端 A、B 的波形如图 6-3-5 所示，请画出输出端 Y 的波形。

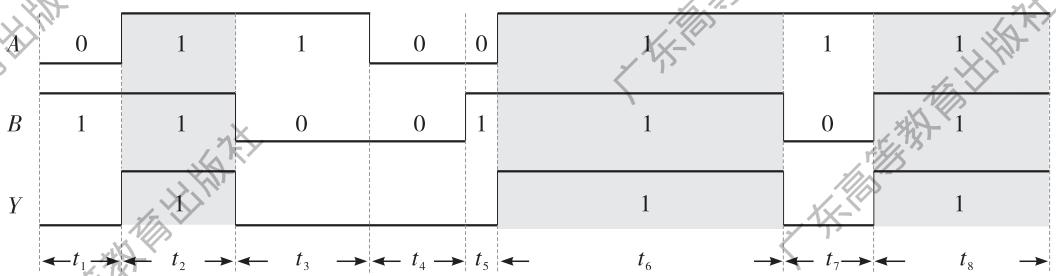


图 6-3-5 与门波形图分析

分析作图过程：

根据与门的逻辑功能口诀“全高出高，见低出低（或：全 1 出 1，见 0 出 0）”，只要找出输入全高（全 1）部分，输出为高电平 1，其他输入情况，输出都为低电平 0。

从输入 A、B 波形各时刻段情况看，只有 t_2 、 t_6 、 t_8 三个时刻段输入都为高电平 1，所以，这三个时刻段输出为高电平 1；其他时刻段输出都为低电平 0（见图 6-3-5 输出波形 Y）。

例 6-3-2 若与门的两个输入端中，A 输入矩形脉冲，B 恒接 +5 V 电源，如图 6-3-6（a）所示，问：Y 的输出波形如何？如果 B 改为接地，如图 6-3-6（b）所示，Y 的输出波形又会怎样？请留心观察输出波形与输入波形的关系，在这两种情况下，B 端的作用是什么？如果与门的输入端有多个，但使用时不需要全部的输入端，那么，多余端怎么处理？

解：（1）与门的逻辑关系为：全高出高，见低出低。由于 B 恒接 +5 V 电源（即恒为高电平 1），很明显输出端 Y 的波形与输入端 A 的波形一样（请自行分析），如图 6-3-6（a）所示。

（2）若 B 改为接地（即恒为低电平 0）时，则 Y 恒为低电平，如图 6-3-6（b）所示。

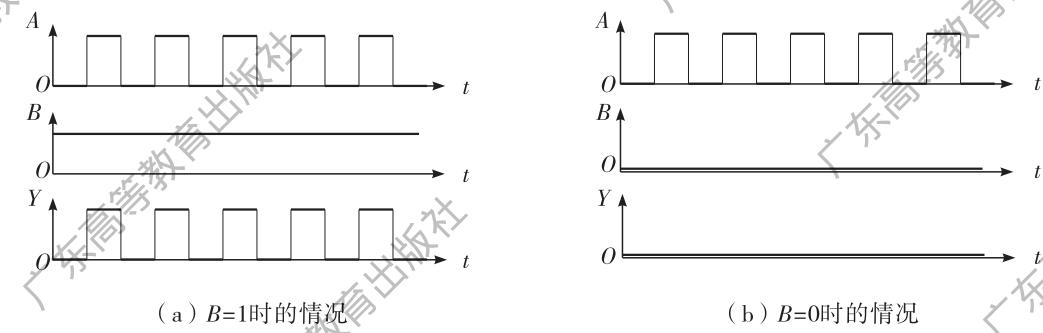


图 6-3-6 例 6-3-2 波形图分析

(3) 由上述可以看出, B 端就好像是与门的控制端, 当 B 端为高电平时, 与门“打开”, 输入端 A 的信号能顺利通过与门到达输出端 Y , 如图 6-3-7(a) 所示; 当 B 端为低电平时, 与门“关闭”, A 的信号不能通过与门, 只是控制端 B 电平送到输出端 Y , 如图 6-3-7(b) 所示。这样分析信号通过与门时的情况就非常形象。门电路用“门”字表示就不言而喻了!

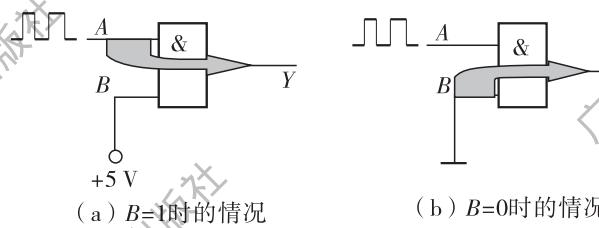


图 6-3-7 与门工作情况图解

若控制端不止一个, 则只有当所有的控制端都为高电平时, 与门才“打开”, 如图 6-3-8 所示, 否则, 只要有一个控制端为低电平, 与门就“关闭”。因此, 与门除了用作逻辑运算部件之外, 还更多地用作控制门, 控制信号的输入与否。或者控制各部分电路同步工作, 如图 6-3-9 所示, 图中只有当控制端 C 为高电平时, 各个与门同时“打开”, $A_1, A_2 \dots A_n$ 通过与门到达输出端 $L_1, L_2 \dots L_n$; 当 C 为低电平时, 各个与门同时“关闭”, $L_1 = L_2 = \dots = L_n = 0$, 此时, 输出端被“屏蔽”了。

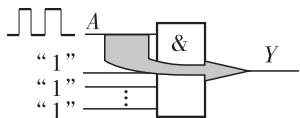


图 6-3-8 与门多个控制端时的情况

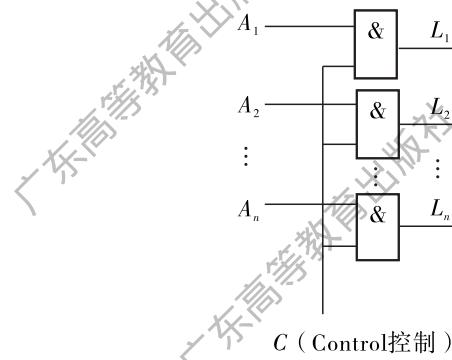


图 6-3-9 一个控制端控制多个门工作

(4) 与门多余端的处理与(3)道理相同, 只要把多余的输入端都接到高电平上, 使与门“打开”, 就能让使用端进行与运算后产生输出。

二、或逻辑关系和或门 (OR gate)

对于图 6-3-10(a) 所示的开关控制电路, 只要开关 S_1, S_2 有一个或以上闭合, 电灯 L 就被点亮; 而只有当开关 S_1 和 S_2 都打开时, 电灯 L 才熄灭。这种因果关系就是一种“或”逻辑关系。“或”逻辑关系可以概括为: 一件事情的发生(实现)可能有

多个条件，当有一个条件（开关 S_1 或 S_2 闭合）或一个以上条件（开关 S_1 和 S_2 都闭合）具备时，这件事情就发生（灯被点亮）。对比前面进行的或门功能测试（74LS32），可以发现或门也是能实现或逻辑关系的，其功能可以用表 6-3-6 或门真值表表示。

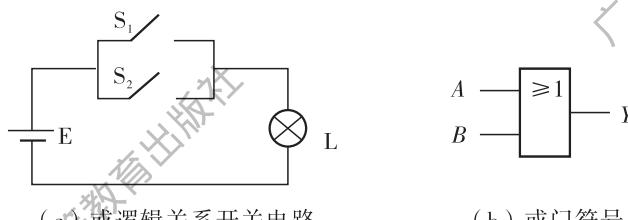


图 6-3-10 或逻辑关系和或门

表 6-3-6 或门真值表

输入		输出
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

从或门功能测试，我们很容易发现，只要 A 、 B 中有高电平“1”输入， Y 输出就为高电平“1”；只有当 A 、 B 输入都为低电平“0”， Y 输出才为低电平“0”。简单可以表述为：全低出低，见高出高（或：全 0 出 0，见 1 出 1）。

如果用数学术语表示，或门能实现的功能就是一种“加法”运算，我的称之为“或”运算，即：

$$Y = A + B \quad (6-3-3)$$

注意：或运算中 $1 + 1 = 1$ ，这里只表示输入都为高电平 1 时，输出就为高电平，这是逻辑运算，没有大小的“含义”，不同于有大小的数的加法运算（如：十进制加法运算 $1 + 1 = 2$ ，二进制加法运算 $1 + 1 = 10$ ）。

同理，如果输入端不止两个，多个输入端的或运算可以表示为：

$$Y = A + B + C + \dots \quad (6-3-4)$$

不管是两个还是多个输入端，只要有一个（或以上）输入端为高电平，输出就为高电平；只有当所有输入都为低电平时，输出才为低电平。

同样，在分析或门工作时一般也是用波形图（时序图）进行分析。以下是或门波形图分析的例子。

例 6-3-3 有一个 2 输入或门（如图 6-3-10 (b)），已知两输入端 A 、 B 的波形如图 6-3-11 所示。请画出输出端 Y 的波形。

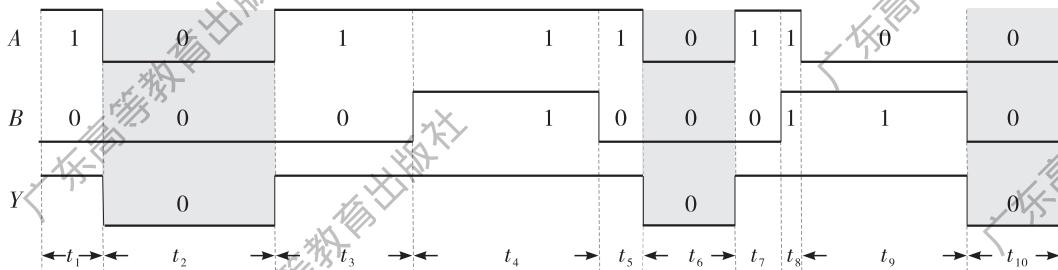


图 6-3-11 或门波形图分析

分析作图过程:

根据或门的逻辑功能口诀“全低出低，见高出高（或：全0出0，见1出1）”，只要找出输入全低（全0）部分，输出为低电平0，其他输入情况，输出都为高电平1。

从输入A、B波形各时刻段情况看，只有 t_2 、 t_6 、 t_{10} 三个时刻段输入都为低电平0，所以，这三个时刻段输出为低电平0；其他时刻段输出都为高电平1（见图6-3-11输出波形Y）。

例6-3-4-2 输入或门分别输入如图6-3-12(a)和(b)的波形，请问：输出端Y的波形如何？留心观察输入与输出波形，从这两种情况看，B端的作用是什么？如何处理或门的多余输入端？

解：(1) 由于或门的逻辑关系为“全低出低，见高出高”，对于图6-3-12(a)，由于B恒接高电平“1”，很明显，输出端Y恒为高电平（请自行分析）。对于图6-3-12(b)，由于B恒接低电平，所以最后可得出输出端Y的波形与输入端A的波形一样。

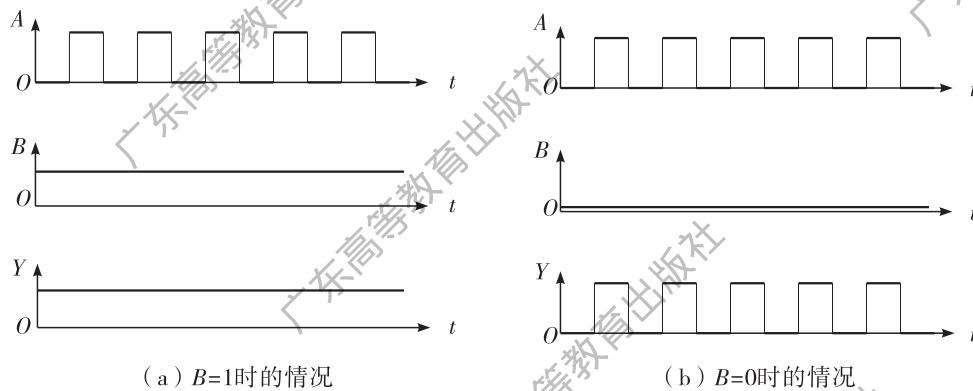


图6-3-12 例6-3-4 波形图分析

(2) 由上述可以看出，B端就好像是或门的控制端，当B为低电平0时，或门“打开”，输入端A的信号能顺利通过或门到达输出端，如图6-3-13(a)所示；当B为高电平1时，或门“关闭”，A端信号不能通过或门，只是控制端B端电平（高电平）送到输出端，如图6-3-13(b)所示。或者也可以这样理解：当B端为低电平0时，输出权在对方(A端)，A端的信号就能顺利通过或门到达输出端Y。

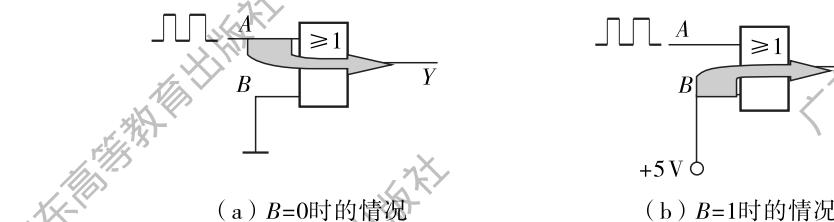


图6-3-13 或门工作情况图解

(3) 从“输出权”这个角度看，或门一般不用作控制门，而多作为信号的汇集门。

例如：或门的两个输入端 A 、 B 的波形如图 6-3-14 (a) 所示，在 $0 \sim t_1$ 时刻段， $B = 0$ ，则 A 有输出权， A 信号送到 Y 端； $t_1 \sim t_2$ 时刻段， $A = B = 0$ ，则 $Y = 0$ ； $t_2 \sim t_3$ 时刻段， $A = 0$ ，则 B 有输出权， B 信号送到 Y 端。这样去理解、分析信号的传递和门的工作情况既形象又快捷。

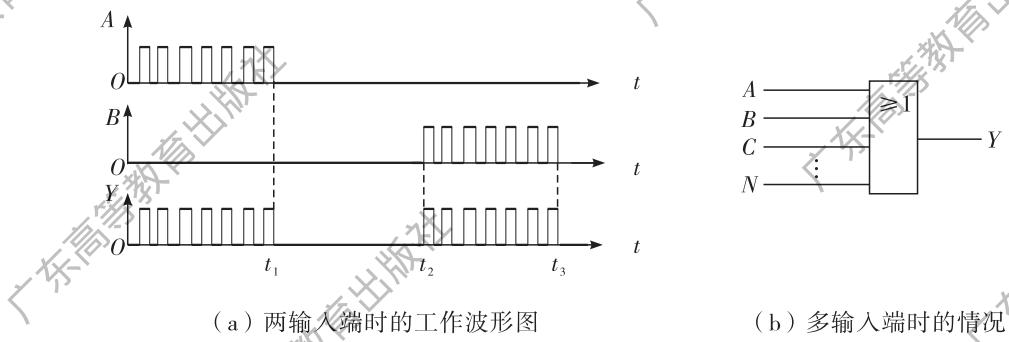


图 6-3-14 或门作汇集门

若输入信号不止两个，且任意时刻只有一个信号在线，要将信号汇集后送到输出端时，就可以用或门完成，如图 6-3-14 (b) 所示。由此可以看出，或门多余端的处理方法是：将多余的输入端都接到低电平（或接地）上，让或门“打开”，这样，使用端就可以进行“或运算”而不受多余端的影响。

三、非逻辑关系和非门 (Inverter, NOT gate)

非逻辑关系可以用图 6-3-15 开关控制的电路来说明。当开关 S 断开时电灯点亮；而相反，开关接通时电灯熄灭。很明显，输出结果（灯亮暗）是输入条件（开关通断）的否定，这种事物的结果是条件否定的关系，我们称为“非”逻辑关系。

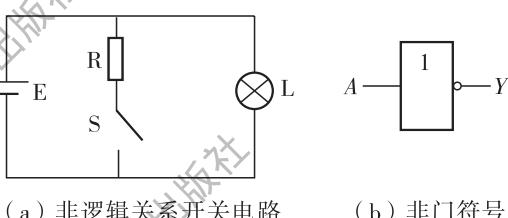


图 6-3-15 非逻辑关系示例

表 6-3-7 非门真值表

输入	输出
A	Y
0	1
1	0

前面非门的功能测试 (74LS04) 也能得出相同的结果（见表 6-3-7）。我们可以看出，输出是输入的否定（相反），简单表述为：见高出高，见高出低（或：见 0 出 1，见 1 出 0）。

用运算关系可以将非逻辑关系表示为：

$$Y = \bar{A}$$

(6-3-5)

式中 A 上端的横杠“—”表示“非”的意思；读作： Y 等于 A 非。

若输入是连续脉冲，如图 6-3-16 所示，由于非门功能为“见高出低，见低出高”，很明显，输出端 Y 的波形与输入端 A 的波形是反相关系。



图 6-3-16 非门工作的波形图分析

任务 4 认识常用复合逻辑门电路

任务目标

- 明确常用复合逻辑门电路的逻辑构成。
- 熟悉常用复合门电路的逻辑功能及口诀、真值表、逻辑表达式及逻辑符号。



任务描述

上一任务我们明确了基本逻辑关系和对应的逻辑门电路有三种，它们是复杂逻辑关系和电路的基本构成单元。而在实际应用中，我们更多地会遇到由三种基本门电路组合而成的复合门电路。本任务我们来认识一下常用的复合门电路：与非门、或非门、与或非门和异或门。



任务实施

1. 与—非功能测试

- (1) 焊接(连接)与—非逻辑电路。

按图 6-4-1 连接测试电路，按表 6-4-1 进行测试，结果填入表中。

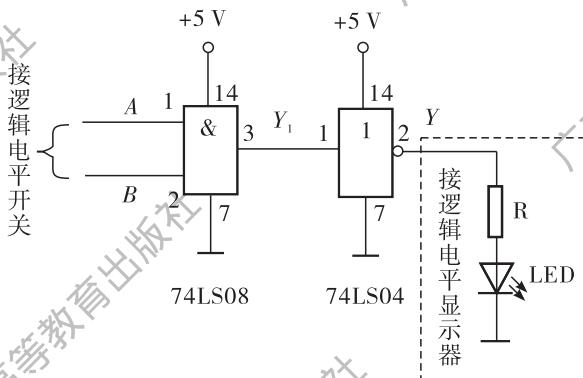


图 6-4-1 与一非逻辑功能测试电路

表 6-4-1 与一非功能测试表

输入		输出	
A	B	Y_1	Y
0	0	1	0
0	1	0	1
1	0	0	1
1	1	1	0

问题思考：

- 与一非逻辑电路最后输出结果有何特点？跟输入有何关系？
- 跟与逻辑电路（与门）相比，功能有什么不同？

(2) 测试 74LS00 与非门功能。

按图 6-4-2 连接测试电路，按表 6-4-2 进行测量，结果填入表中。

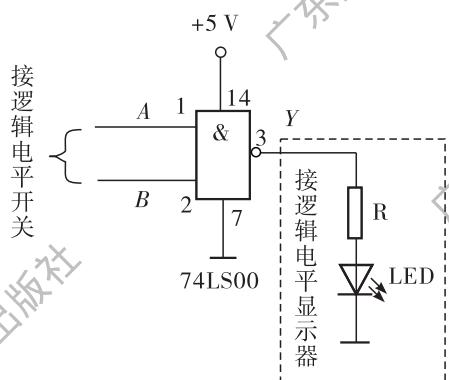


图 6-4-2 74LS00 与非门功能测试电路

表 6-4-2 与非门功能测试表

输入		输出	
A	B	Y	
0	0	1	
0	1	0	
1	0	0	
1	1	1	

问题思考：

- 与非门功能跟与一非逻辑连接电路功能是否一样？
- 能否用一句话简单描述与非门功能？

2. 或一非功能测试**(1) 焊接（连接）或一非逻辑电路。**

按图 6-4-3 连接测试电路，按表 6-4-3 进行测量，结果填入表中。

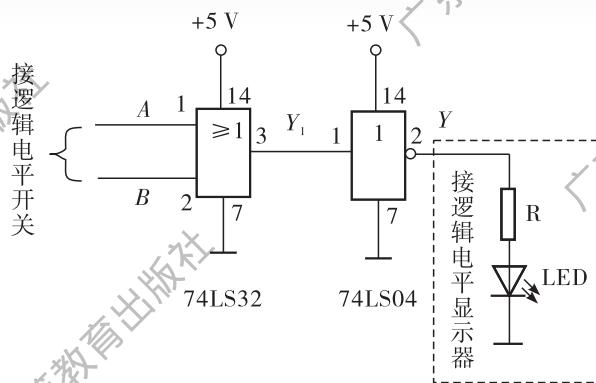


表 6-4-3 或一非功能测试表

输入		输出	
A	B	Y_1	Y
0	0	-	-
0	1	-	-
1	0	-	-
1	1	-	-

图 6-4-3 或一非逻辑功能测试电路

问题思考：

1. 或一非逻辑电路最后输出结果有何特点？跟输入有何关系？
2. 跟或逻辑电路（或门）相比，功能有什么不同？

(2) 测试 74LS02 或非门功能。

按图 6-4-4 连接测试电路，按表 6-4-4 进行测量，结果填入表中。

注意：或非门集成 74LS02 第一个或非门（引脚 1、2、3）的输入端为引脚 2、3，输出端为引脚 1；而与非门（包括与门、或门）集成是引脚 1、2 输入，引脚 3 输出。

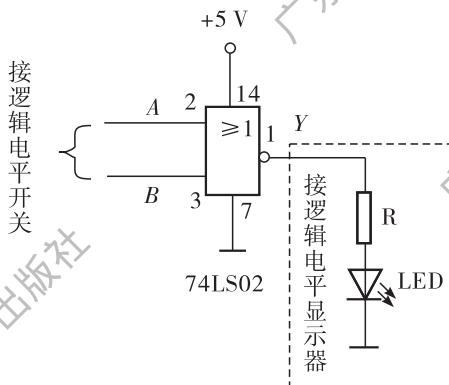


表 6-4-4 或非门功能测试表

输入		输出
A	B	Y
0	0	-
0	1	-
1	0	-
1	1	-

图 6-4-4 74LS02 或非门功能测试电路

问题思考：

1. 或非门功能跟或一非逻辑连接的电路功能是否一样？
2. 能否用一句话简单描述或非门功能？
3. 与一或非功能测试

(1) 焊接（连接）与一或非逻辑电路。

按图 6-4-5 连接测试电路，按表 6-4-5 进行测量，结果填入表中。

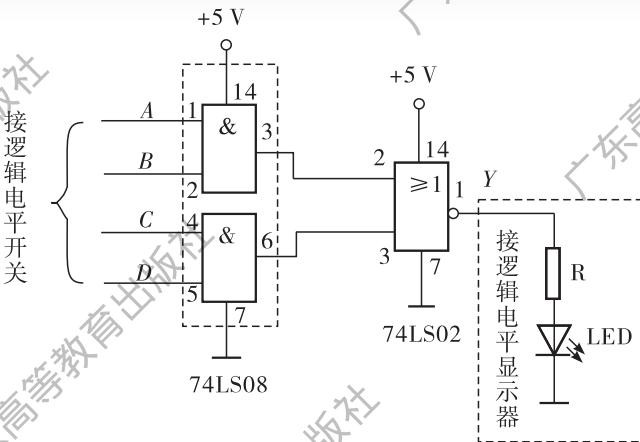


表 6-4-5 与一或非门功能测试表

输入				输出
A	B	C	D	Y
0	0	0	0	0
0	0	0	1	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	1	1

图 6-4-5 与一或非逻辑功能测试电路

问题思考：

1. 与一或非逻辑电路最后输出结果与输入有何关系（规律）？
2. 能否用一句话描述与一或非逻辑功能的规律性？

(2) 测试 74LS51 与或非门功能。

按图 6-4-6 连接测试电路，按表 6-4-6 进行测量，结果填入表中。

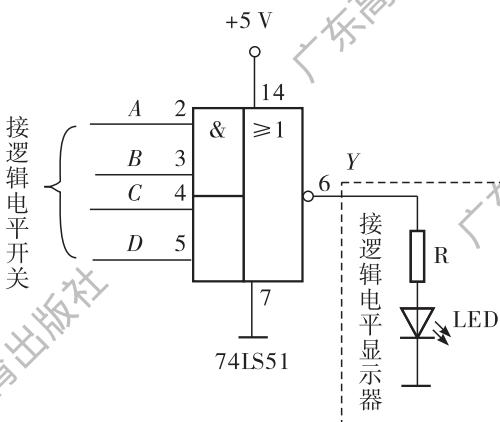


表 6-4-6 与或非门功能测试表

输入				输出
A	B	C	D	Y
0	0	0	0	0
0	0	0	1	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	1	1

图 6-4-6 74LS51 与或非门功能测试电路

问题思考：

1. 74LS51 跟与一或非逻辑连接的电路功能是否一样？
2. 如果每一个与门输入都为 3 个输入端，则输出状态会有什么规律？

4. 异或逻辑功能测试

按图 6-4-7 焊接（连接）异或门测试电路，按表 6-4-7 进行测量，结果填入表中。

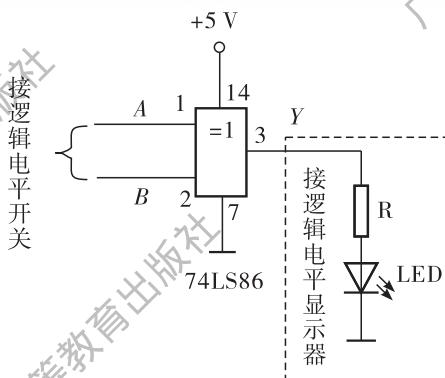


图 6-4-7 74LS86 异或门功能测试电路

问题思考：

1. 异或门输出结果与输入有何关系(规律)?
2. 能否用一句话描述异或门逻辑功能的规律性?

表 6-4-7 异或门功能测试表

输入		输出
A	B	Y
0	0	
0	1	
1	0	
1	1	

相关知识链接

一、与非门 (NAND gate)

与非门逻辑功能是按“与→非”的顺序连接起来的,如图 6-4-8(a) 所示。具有这种复合逻辑功能的门电路为“与非门”。与非门的符号是在与门符号的输出端增加一个反相圈表示,如图 6-4-8(b) 所示,其中反相圈表示非的逻辑关系。多输入端的情况如图 6-4-8(c) 所示。

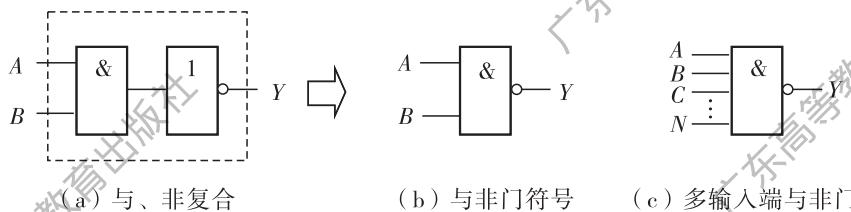


图 6-4-8 与非门

从与非门功能测试可以得到与非门的真值表(见表 6-4-8)。与非门的逻辑功能简单地表述为:全高出低,见低出高(或:全 1 出 0,见 0 出 1)。

与非门的逻辑表达式是:

(6-4-1)

它表示输出信号 Y 是输入信号 A 、 B 之间先“与”后“非”的结果。

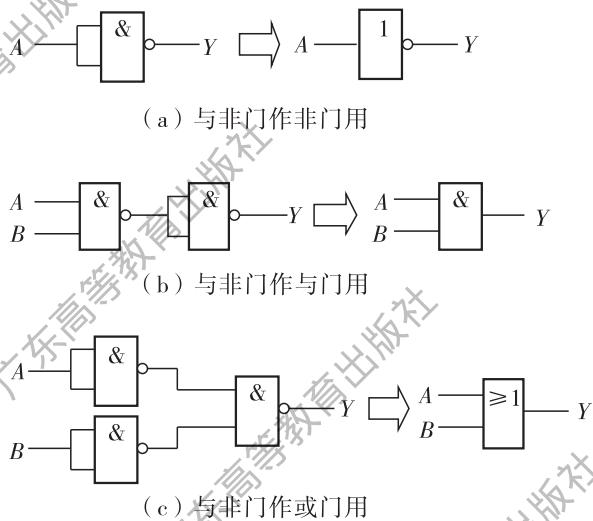


图 6-4-9 与非门的灵活应用

与非门是使用最多的门电路，所有门电路的逻辑功能都可以由它组合来完成。例如把与非门的所有输入端都连接在一起作为一个输入端，它就成为一个非门，如图 6-4-9 (a)；把一个与非门输出端和由一个与非门构成的非门输入端连接起来，又可以构成一个与门，如图 6-4-9 (b)；如果将 3 个与非门连成图 6-4-9 (c) 所示电路，则其逻辑功能等同于或门，读者可以自行验证一下。因此，可以用与非门实现与、或、非三种基本逻辑关系，也就是说，用与非门可以构成并实现一切逻辑。

另外，与非门也常作控制门用。跟与门有相似之处，也是高电平“开门”，不同的是，开门时，输入信号经反相后到达输出端（请参照图 6-3-7 自行分析）。

思考练习：已知 2 输入与非门输入端 A 、 B 波形，请画出输出端波形图。

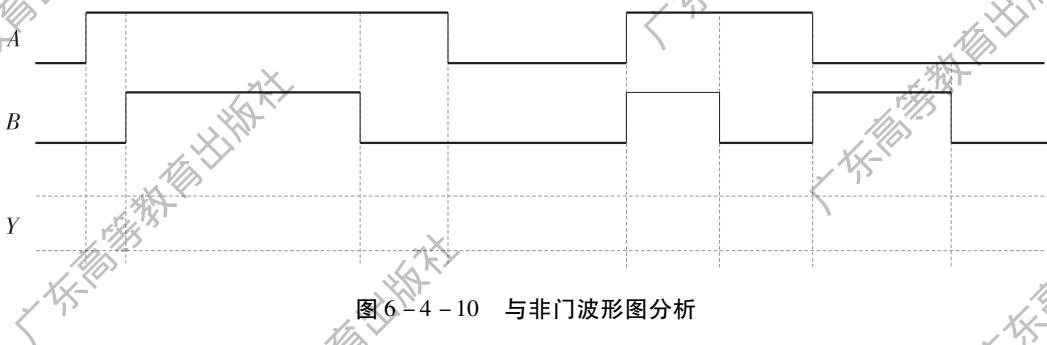


图 6-4-10 与非门波形图分析

三、或非门(NOR gate)

把一个“或门”和一个“非门”按“或→非”的顺序连接起来,如图6-4-11(a)所示,具有这种逻辑关系的复合门电路称为或非门,用图6-4-11(b)所示符号表示。

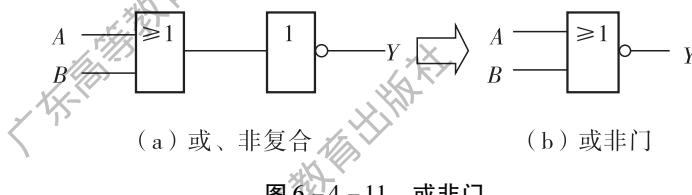


图6-4-11 或非门

表6-4-9 或非门真值表

输入		输出
A	B	$Y = \overline{A + B}$
0	0	1
0	1	0
1	0	0
1	1	0

或非门的逻辑表达式是:

$$Y = \overline{A + B} \quad (6-4-2)$$

它表示输出信号Y是输入信号A、B先“或”后“非”的结果。或非门的真值表见表6-4-9。其逻辑功能可以简单地表述为:全低出高,见高出低(或:全0出1,见1出0)。

实际的或非门也可以有多个输入端,是常用的门电路之一。

思考练习:

请用波形图分析方法画出以下(图6-4-12)2输入或非门输出端Y的波形(A、B为输入端波形)。

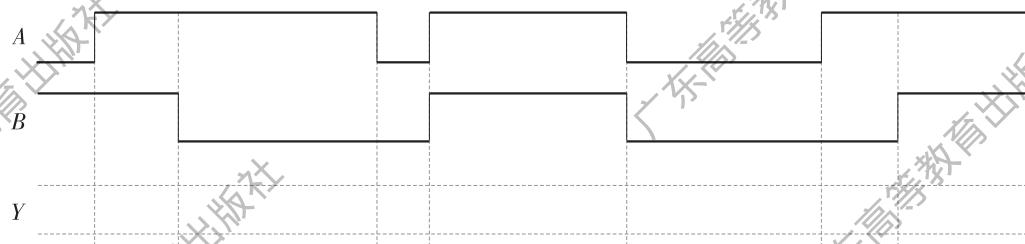


图6-4-12 或非门波形图分析

三、与或非门(AND-OR-NOT gate)

如图6-4-13(a)将两个与门、一个或门和一个非门按“与→或→非”的顺序连接起来,具有这种复合逻辑功能的门电路称为与或非门。图6-4-13(b)是与或非

门的符号表示。

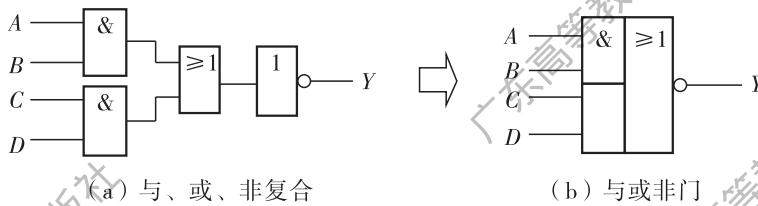


图 6-4-13 与或非门

由此可以得出，与或非门的功能可用以下表达式表达：

$$Y = \overline{A \cdot B + C \cdot D} \quad (6-4-3)$$

由于图 6-4-13 中与或非门有 4 个输入端，每个输入端都可以有 0 和 1（低电平和高电平）的取值，所以有 2^4 （即 16）种不同组合的输入方式，如表 6-4-10 所示。

表 6-4-10 与或非门真值表

输入				输出	输入				输出
A	B	C	D	Y	A	B	C	D	Y
0	0	0	0	1	1	0	0	0	1
0	0	0	1	1	1	0	0	1	1
0	0	1	0	1	1	0	1	0	1
0	0	1	1	0	1	0	1	1	0
0	1	0	0	1	1	1	0	0	0
0	1	0	1	1	1	1	0	1	0
0	1	1	0	1	1	1	1	0	0
0	1	1	1	0	1	1	1	1	0

仔细观察表 6-4-10 不难发现有这样的规律性：当与或非门的两组输入信号 A, B 和 C, D 中，有一组是全“1”或者两组都是全“1”时，输出就为“0”；其余情况下的输出都为“1”。这其实就是与门（全 1 出 1）和或非门（有 1 出 0）的结果。

四、异或门（XOR gate）

按图 6-4-14 (a) 连接电路，我们来看输入与输出信号存在什么样的逻辑关系。从连接图中各门电路实现的逻辑顺序，就可以得出输出与输入信号之间的逻辑关系：

$$Y = \overline{\overline{A} \cdot B + A \cdot \overline{B}} \quad (6-4-4)$$

其真值表如表 6-4-11 所示。从表中可以发现这样一个有趣的现象：当两个输入

逻辑信号相同(同为“0”或同为“1”)时,输出为“0”;而如果两个输入逻辑信号不相同(一个为“0”,另一个为“1”),输出就为“1”。简单表述为:相同出0,相异出1。这样的逻辑关系叫异或逻辑,实现这种逻辑关系的门电路叫异或门。

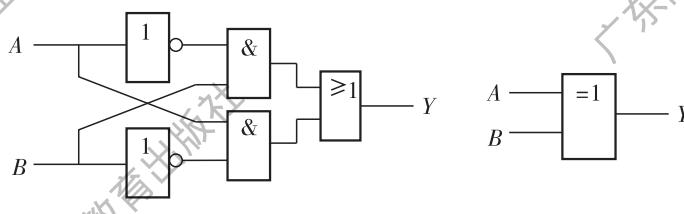


图 6-4-14 异或门

表 6-4-11 异或门真值表

输入		输出
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

异或门的这种逻辑功能往往被用作二进制数(0,1)的比较,检测二进制数是否相同。(为什么?请想一想。)

除了异或逻辑(异或门)外,其实还有异或非逻辑(异或非门),也称为同或逻辑(同或门)。其逻辑关系其实就是异或逻辑输出再非的结果。也就是:相同出1,相异出0。

异或非门的逻辑符号如图6-4-15所示。注意要跟非门和或非门区别开来。

思考练习:

请用波形图分析方法画出以下(图6-4-16)2输入异或门输出端Y的波形(A、B为输入端波形)。

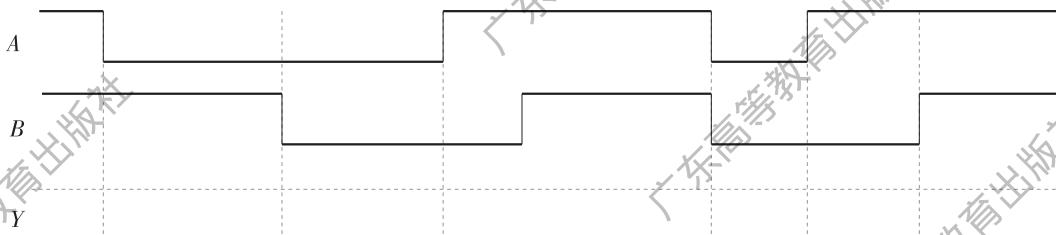


图 6-4-16 异或门波形图分析

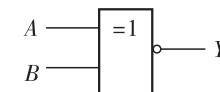


图 6-4-15 异或非门

项目实训 制作4位简易密码锁

实训目标

1. 学会恰当运用门电路的功能完成密码锁功能设置。
2. 学会利用集成门电路构建4位简易密码锁。
3. 掌握数字电路功能的测试方法。
4. 学会正确评价自己和他人的项目制作。

任务描述

利用常用门电路的逻辑功能构建一个具有简单密码锁功能的电路。预设一个密码（高低电平表示），通过输入密码与预设密码进行比较，全部密码（4位）相同时开锁指示灯亮，从而可以用这个信号来驱动开锁单元（如磁吸）完成开锁动作（功能）。

任务实施

在前面学习异或逻辑（异或门）时，曾经提过这样一个问题：异或门的这种逻辑功能往往被用作二进制数的比较，检测二进制数是否相同，为什么？不知大家有没有明白其中的道理？下面我们就利用异或门能实现二进制数比较异同功能制作一个4位密码锁。

1. 电路原理图

图6-5-1为4位简易密码锁电路原理图。

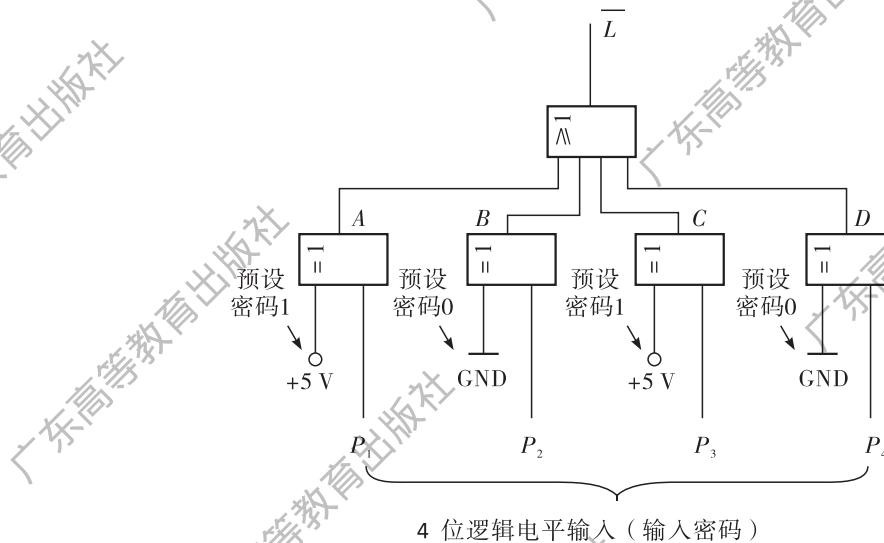


图 6-5-1 4 位简易密码锁电路原理图

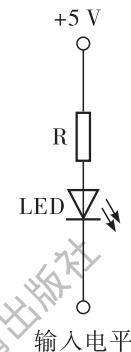
2. 电路结构及原理

图 6-5-1 中采用了 4 个异或门做 4 位输入密码的判别，用 4 个逻辑电平开关产生的高低电平作为密码输入，每一个输入“密码”与该位预设密码相比较（异或门功能），相同出 0，相异出 1，如果 4 位密码都与预设的密码相同，4 个异或门输出都为 0。然后再送入或门，或门如果全 0 输入，则输出才为 0，也就是说，只有当 4 位输入密码都与预设密码相同时，或门输出才为 0。最后，将或门的输出送到低电平驱动发光的发光二极管电平指示电路（如图 6-5-2 所示）。这样，当 4 位密码全对时，LED 灯亮，否则不亮。如果将之驱动开锁机构工作，就实现了密码锁的功能。

注意：4 输入或门一般找不到，我们可以用一块 2 输入四或门 74LS32 实现同样的功能，如以下逻辑关系表达式：

$$L = A + B + C + D = (A + B) + (C + D) \quad (6-5-1)$$

采用以上方法，电路变成图 6-5-3 所示。



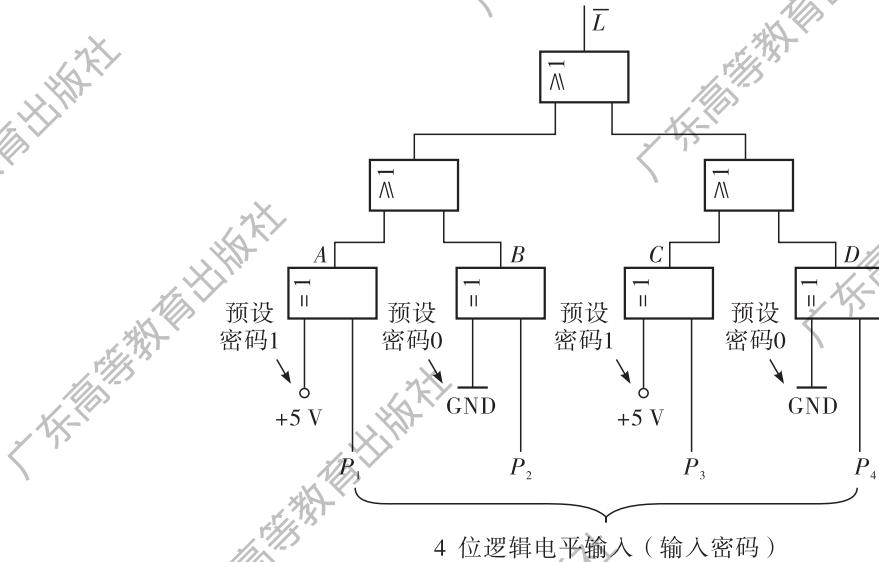


图 6-5-3 4位简易密码锁电路原理图

3. 所需元件及工具器材

根据4位简易密码锁原理图(见图6-5-3),本项目制作所需工具及材料:万用表、焊接工具、元器件等如表6-5-1所示。

表 6-5-1 4位简易密码锁电路所需的元件及工具器材清单

序号	名称	型号及规格	数量
1	带+5V稳压电源万能板或PCB板(或数字电路实验箱)	本项目任务一制作的电路(+5V电源、4位逻辑电平开关、逻辑电平指示LED)(图6-1-4)	1块(套) (1台)
2	IC座	14引脚(双列直插式)	2块
3	2输入四异或门IC	74LS86	1块
4	2输入四或门IC	74LS32	1块
5	连接导线(光身线)	Φ0.5 mm	约30 cm
6	电烙铁、焊锡	自定	1套
7	万用表	自定	1块

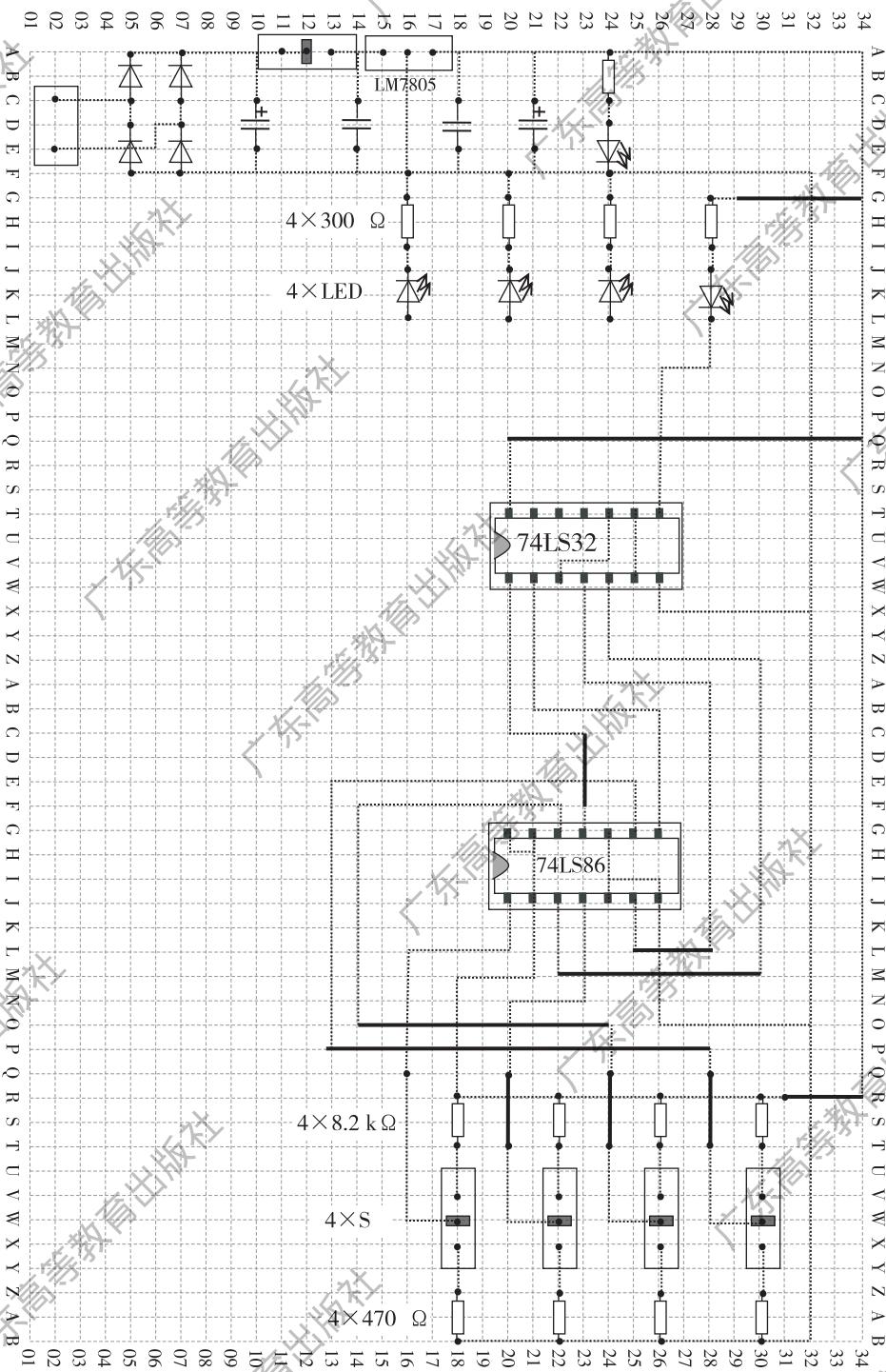


图 6-5-4 4 位简易密码锁电路参考装配图

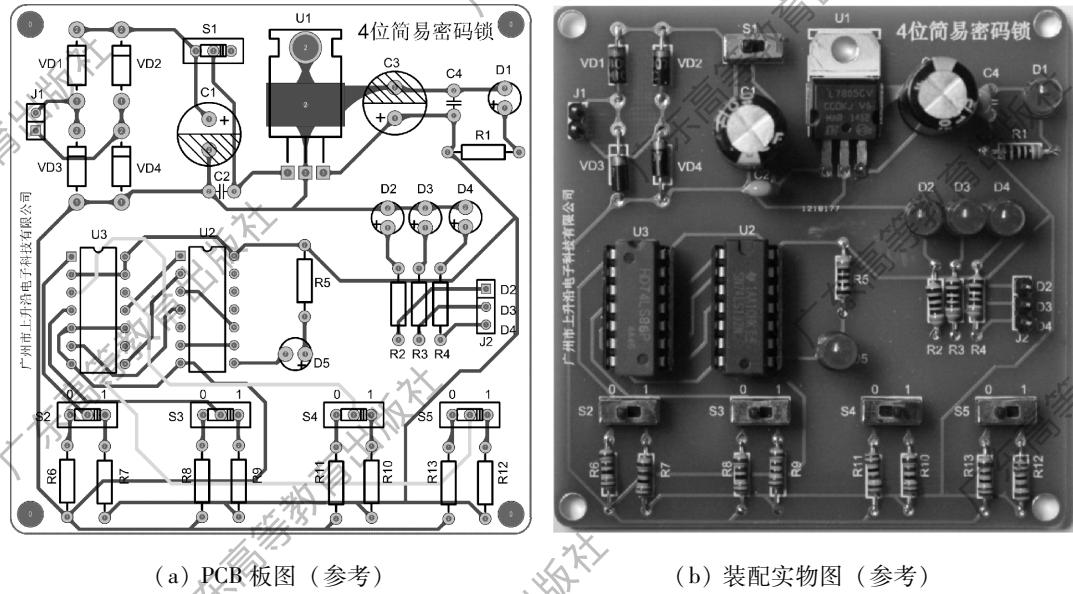


图 6-5-5 4 位简易密码锁电路 PCB 板(套件)参考装配图

4. 装配方法及步骤

(1) 通过本书附录 3 或互联网查阅 74LS86 和 74LS32 引脚排列及各引脚功能, 按图 6-5-3 所示原理图, 在万能板(或 PCB 板)上设计电路装配图。图 6-5-4 为万能板参考装配图, 图 6-5-5 为 PCB 板(套件)参考装配图。

(2) 按图 6-5-3 所示 4 位简易密码锁电路原理图, 在万能板(或 PCB 板)上正确焊接(连接)电路。

(3) 调试与检测电路:

① 电路安装完毕后, 对照电路原理图和装配图, 仔细检查电路是否安装正确, 导线、焊点是否符合要求。

注意: 输出状态显示为低电平驱动 LED 显示。另外, 每一块 IC 都需要供电电源(引脚 14 接 +5 V, 引脚 7 接地 GND); 预设密码可自己决定, 如图 6-5-3 预设的密码为 1010。

② 检查无误后, 接通电源开关, 正常情况下 +5 V 输出的电源指示灯亮。然后尝试输入不同的密码组合, 看看是否只有与预设密码相同时输出逻辑电平指示 LED 灯亮。将测试结果记录在表 6-5-2 中。

注意: 如果用数字电路实验箱构建 4 位简易密码锁, 则焊接电路部分可以省略, 其余连接和测试电路的方法是一样的。

表 6-5-2 4 位简易密码锁电路测试数据记录表

预设密码 (如 1010)	输入密码				输出 1 (异或门输出)				输出 2	结果显示 LED (亮、暗)
	P_1	P_2	P_3	P_4	A	B	C	D		
	0	0	0	0						
	0	0	0	1						
	0	0	1	0						
	0	0	1	1						
	0	1	0	0						
	0	1	0	1						
	0	1	1	0						
	0	1	1	1						
	1	0	0	0						
	1	0	0	1						
	1	0	1	0						
	1	0	1	1						
	1	1	0	0						
	1	1	0	1						
	1	1	1	0						
	1	1	1	1						

注：输入密码（0、1）状态和各逻辑门输出状态（ A 、 B 、 C 、 D 、 \bar{L} ）情况，可直接在另外三盏逻辑电平显示 LED 灯中选择一盏，用一根导线将其一端焊接在 LED 的正极上，另一端接到要测量的点上（如： P_1 、 P_2 、 P_3 、 P_4 、 A 、 B 、 C 、 D 、 \bar{L} ），从 LED 的亮暗来判断是逻辑“0”还是“1”。

5. 结论

从电路测试的情况看，预设密码为_____，开锁时（LED 灯亮）输入密码（ $P_1P_2P_3P_4$ ）为_____，预设密码与输入密码_____（相同、不相同），密码锁工作_____（正常、不正常）。不正常时请检查电路连接和焊接等情况是否出现问题，发现电路存在的问题是_____（如果电路正常，则不需要填写）。排除后重新进行电路的测试，直到正常为止。



项目评价

根据本项目实训的电路制作任务完成的情况，参照表 6-5-3 所列考核项目和要

求，对自己和他人的制作给予客观、恰当的评价。

表 6-5-3 项目制作质量考核要求及评分标准

班级	姓名	学号	组别			
考核项目	考核要求	占分	评分标准	自评	互评	师评
准备工作	20分钟内完成所有元器件的清点、检测及调换坏件	15	超过规定时间更换元器件，扣5分/项			
组装焊接	元器件按要求整形并正确安装元器件，焊点美观、布局和走线合理	20	整形、安装或焊点不规范，扣1分/处；元器件安装错误或损伤，扣2分/处			
通电调试	检测无误，试通电，电路工作正常	20	试通电，电路工作不正常。检修一次后电路才正常，扣2分；检修两次后电路才正常，扣4分			
通电检测	表6-5-2中的数据正确	25	数据不准确，扣1分/处；数据错误，扣2分/处			
安全操作	严格遵守用电安全操作规程；工作台工具、器件摆放整齐	10	违反安全操作规程，扣1~10分；工具、器件不整齐，扣1~5分			
完成时间	120分钟（焊接部分可在家完成）	10	提前完成并通过各项测试，加2~10分；超过规定时间完成，扣2~10分			
合计		100	加分在总分后			
教师签名						

注：本表格可用于其他项目制作评分。

项目小结

1. 数字电路就是处理数字信号的电路，它具有以下特点：
 - (1) 数字电路的工作信号是不连续的数字信号，它在电路中只表现为信号的有、无或电平的高、低。所以，数字电路中的晶体管多工作在开关状态。
 - (2) 数字电路研究的对象是电路的输出与输入之间的逻辑关系。
2. 脉冲信号是指在极短的时间内出现的电压和电流的变化。从广义上来讲，凡是
非正弦规律变化的带有突变特点的电压或电流信号泛称为脉冲。数字信号就是一种脉
冲信号，这里讨论的数字信号一般是矩形波脉冲。
3. 常见的脉冲有：矩形波、方波、锯齿波、尖顶波、三角波、阶梯波等。脉冲信
号的主要参数有：脉冲幅度 U_m 、脉冲前沿时间 t_r 、脉冲后沿时间 t_f 、脉冲宽度 T_w 、脉
冲周期 T 等，特殊的或特殊用途的脉冲有相应的特殊参数。
4. 基本逻辑关系有：与逻辑关系、或逻辑关系和非逻辑关系。相应的基本逻辑运
算为：与运算、或运算和非运算。
5. 逻辑门电路是实现逻辑关系的电路，是构成数字电路的基本单元。基本逻辑门
电路有与门、或门和非门，分别对应实现三种基本逻辑关系：与逻辑关系、或逻辑关
系和非逻辑关系。由这三种基本逻辑门的功能按一定顺序复合而成的复合逻辑门有：
与非门、或非门、与或非门和异或门。门电路所能实现的逻辑功能可用真值表、逻辑
表达式、逻辑符号图等方式描述。
6. 数字集成电路可分为 TTL 集成门电路和 CMOS 集成门电路。TTL 集成门电路的
特点是：工作速度较高，但功耗较大。而 CMOS 集成门电路的特点是：工作速度略比
TTL 低，但其功耗小，而且具有电源电压工作范围宽、噪声容限宽、扇出系数大和便
于集成等优点，应用越来越广泛。
7. 构建一个数字电路离不开供电的电源，TTL 数字集成功率是由 +5 V 稳压电源供
电，最简单的是采用三端集成稳压器 7805 完成 +5 V 输出稳压。测试数字电路工作
是否正常一般需要输入数字逻辑信号和输出逻辑电平显示电路，通过构建简单的逻辑电
平产生和显示电路便可完成这项功能。
8. 通常我们可以用常用的门电路构成一些应用电路，如密码锁等。利用异或门的
数码比较功能，再用或门将各位数码的比较结果汇集产生一个当所有数码相同时的输
出信号，来驱动开锁单元（如磁吸）完成开锁动作（功能）。

思考与练习

(一) 填空题

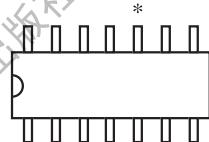
- 脉冲是指_____。常见的脉冲波形有_____、_____、_____、_____等。通常，数字信号所指的是_____脉冲。
- 数字电路的基本逻辑关系有_____、_____和_____。基本逻辑运算有：_____、_____和_____。
- 数字电路中基本逻辑门有_____、_____、_____。常用的复合门电路有_____、_____、_____、_____。
- 与非门的逻辑功能是：全_____出_____，见_____出_____。
- 数字集成电路可以分为_____集成门电路和_____集成门电路两大类。前者的特点是：工作速度_____，但功耗_____；而后者的特点是：工作速度_____，但功耗_____。

(二) 选择题（选择正确的答案）

- 有一个门电路，当输入全为低电平时，输出才为低电平，这个门电路是（ ）。
 - A. 与门
 - B. 或门
 - C. 与非门
 - D. 或非门
- 如练习图 6-1 所示双列直插式集成电路，打“*”的引脚为引脚（ ）。
 - A. 5
 - B. 3
 - C. 10
 - D. 12
- 异或门的逻辑关系（函数）表达式为：
 - A. $Y = A \cdot B + \bar{A} \cdot B$
 - B. $Y = A \cdot B + A \cdot \bar{B}$
 - C. $Y = \bar{A} \cdot B + A \cdot \bar{B}$
 - D. $Y = \bar{A} \cdot \bar{B} + A \cdot B$
- TTL 或门和或非门多余端的处理方法可以是（ ）。
 - A. 剪掉
 - B. 接地
 - C. 接电源
 - D. 悬空
- CMOS 与门和与非门多余端的处理方法可以是（ ）。
 - A. 剪掉
 - B. 接地
 - C. 接电源
 - D. 悬空

(三) 是非题（正确的打“√”号，错误的打“×”号）

- 数字电路工作时只要求能可靠地判别信号的有、无或电平的高、低两种状态，使得电路对精度的要求不高，抗干扰能力强，适于集成化。（ ）
- TTL 与非门电路的多余输入端可以悬空，但最妥善的处理是将之接到高电平上，或与其他输入端并接。（ ）



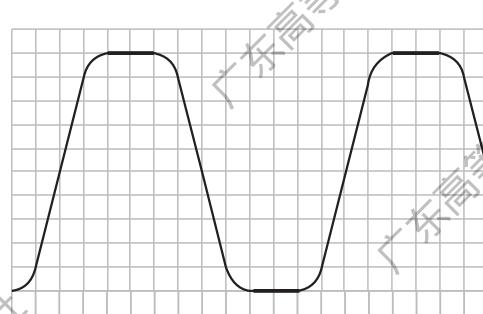
练习图 6-1

3. CMOS 集成门电路的电源电压工作范围窄。()
4. 或非门的逻辑功能是: 全 0 出 0, 有 1 出 1。()
5. 基本逻辑门电路可以实现数学上的加、减、乘、除四则运算。()

(四) 分析题

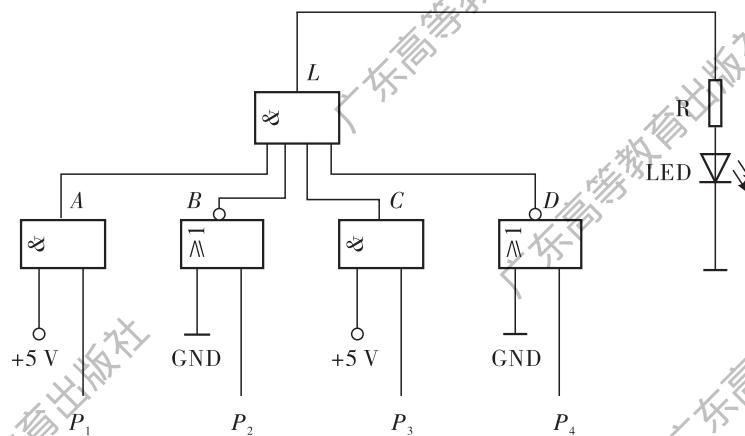
1. 用示波器观察脉冲波形如练习图 6-2 所示。垂直轴为 0.2 V/DIV, 时间轴为 10 ms/DIV, 则下列参数的值各是多少?

- (1) 脉冲幅度 U_m ;
- (2) 脉冲宽度 T_w ;
- (3) 上升时间 t_r ;
- (4) 下降时间 t_f ;
- (5) 重复周期 T 。



练习图 6-2

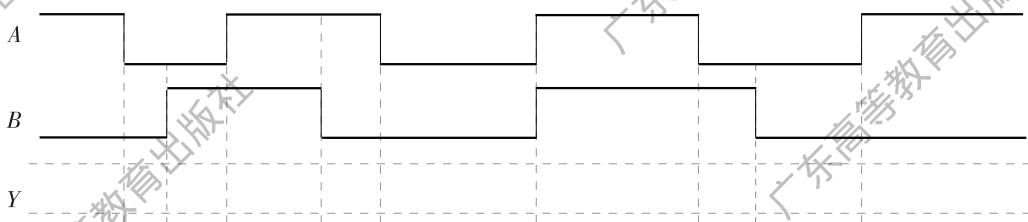
2. 如练习图 6-3 所示电路, 试分析: 要 LED 灯亮, 输入 $P_1P_2P_3P_4 = ?$



练习图 6-3

(五) 作图题

1. 一个2输入与门，已知两输入端A、B的波形，如练习图6-4所示。请画出输出端Y的波形。



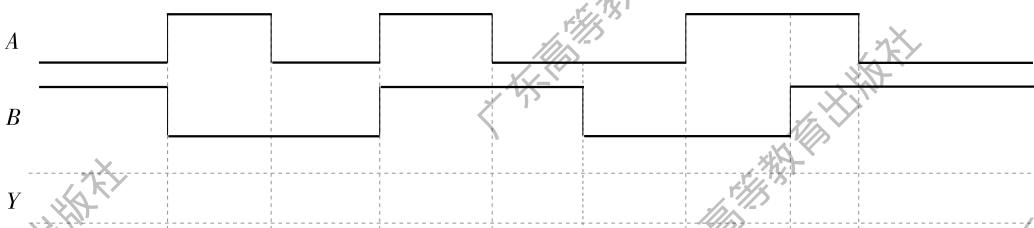
练习图 6-4

2. 非门输入端A的波形如练习图6-5所示。请画出输出端Y的波形。



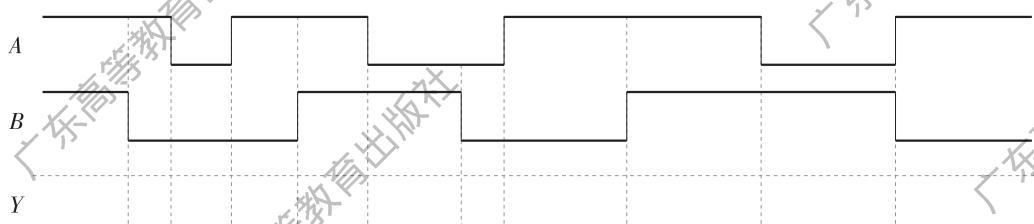
练习图 6-5

3. 2输入或门的两输入端A、B的波形如练习图6-6所示。请画出输出端Y的波形。



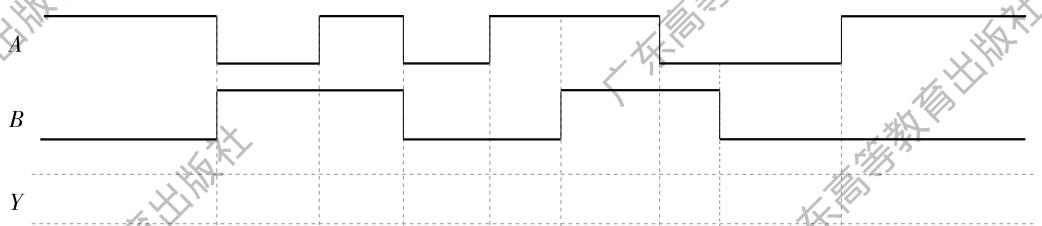
练习图 6-6

4. 一个2输入与非门两输入端A、B的波形如练习图6-7所示。请画出输出端Y的波形。



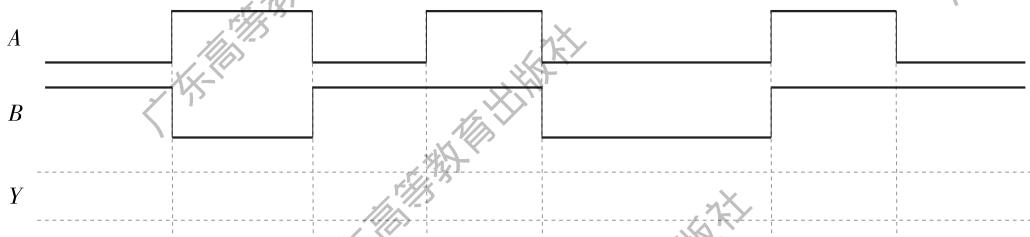
练习图 6-7

5. 2 输入或非门的两输入端 A 、 B 的波形如练习图 6-8 所示。请画出输出端 Y 的波形。



练习图 6-8

6. 2 输入异或门的两输入端 A 、 B 的波形如练习图 6-9 所示。请画出输出端 Y 的波形。



练习图 6-9